

501P1861US00

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2000年12月15日

出 願 番 号

Application Number:

特願2000-381249

出 願 人

Applicant(s):

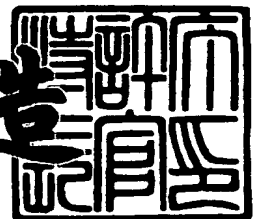
ソニー株式会社



2001年10月26日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



出証番号 出証特2001-3093914

【書類名】 特許願

【整理番号】 0000714103

【提出日】 平成12年12月15日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 21/205

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社
内

【氏名】 奥山 浩之

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社
内

【氏名】 土居 正人

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社
内

【氏名】 琵琶 剛志

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社
内

【氏名】 大畑 豊治

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代表者】 出井 伸之

【代理人】

【識別番号】 100110434

【弁理士】

【氏名又は名称】 佐藤 勝

【手数料の表示】

【予納台帳番号】 076186

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体発光素子及び半導体発光素子の製造方法

【特許請求の範囲】

【請求項 1】 ウルツ鉱型化合物半導体層の表面に段差を形成し、結晶成長によって前記表面上に傾斜面を有する結晶成長層を形成し、前記傾斜面に略平行に第 1 導電型クラッド層、活性層、および第 2 導電型クラッド層を形成してなることを特徴とする半導体発光素子。

【請求項 2】 前記ウルツ鉱型化合物半導体層は基板主面上に形成され、前記結晶成長層は前記傾斜面が前記基板主面に対して傾斜してなるファセット構造を有することを特徴とする請求項 1 記載の半導体発光素子。

【請求項 3】 前記傾斜面は S 面、 $\{11-22\}$ 面及びこれら各面に実質的に等価な面の中から選ばれる面を有することを特徴とする請求項 1 記載の半導体発光素子。

【請求項 4】 前記段差の形状はストライプ状、矩形状、丸形状、三角形状、若しくは六角形状又はこれらの組み合わせの形状であることを特徴とする請求項 1 記載の半導体発光素子。

【請求項 5】 前記結晶成長層の形状はストライプ状、矩形状、丸形状、三角形状、若しくは六角形状又はこれらの組み合わせの形状であることを特徴とする請求項 1 記載の半導体発光素子。

【請求項 6】 前記結晶成長層は前記傾斜面に加えて基板主面に略平行な結晶面を有することを特徴とする請求項 1 記載の半導体発光素子。

【請求項 7】 素子構造が発光ダイオード構造である請求項 1 記載の半導体発光素子。

【請求項 8】 素子構造が半導体レーザー構造である請求項 1 記載の半導体発光素子。

【請求項 9】 前記結晶成長層は前記段差の形状を反映して成長され、前記基板主面の面方位を C 面とした場合に該段差の端部の延在方向は $(1-100)$ 方向に略垂直、または $(11-20)$ 方向に略垂直であることを特徴とする請求項 1 記載の半導体発光素子。

【請求項 1 0】 前記結晶成長層は隣接した前記結晶成長層同士が互いの傾斜面を対峙させて断面略 V 字状の谷部を形成するように配設されていることを特徴とする請求項 1 記載の半導体発光素子。

【請求項 1 1】 前記断面略 V 字状の谷部に電極が形成されていることを特徴とする請求項 1 0 記載の半導体発光素子。

【請求項 1 2】 前記結晶成長層は基板主面に略平行な面内で周期的に形成に配列されていることを特徴とする請求項 1 記載の半導体発光素子。

【請求項 1 3】 前記結晶成長層は G a N 系半導体からなることを特徴とする請求項 1 記載の半導体発光素子。

【請求項 1 4】 前記結晶成長層の成長温度が約 1 1 0 0 ℃ 以下であることを特徴とする請求項 1 記載の半導体発光素子。

【請求項 1 5】 前記結晶成長層の成長時の圧力が約 1 0 0 T o r r 以上であることを特徴とする請求項 1 記載の半導体発光素子。

【請求項 1 6】 基板主面上にウルツ鉱型の化合物半導体層をその表面に段差を有するように形成し、前記段差を含んだ前記化合物半導体層の表面に結晶成長によって前記基板主面に対して傾斜した傾斜面を有するファセット構造を有する結晶成長層を形成し、前記結晶成長層の前記傾斜面を含む 2 つ以上の結晶面にそれぞれ第 1 導電型クラッド層、活性層、および第 2 導電型クラッド層を発光領域として形成し、前記 2 つ以上の結晶面に対応して形成された各発光領域にそれぞれ独立の電極を形成してなることを特徴とする半導体発光素子。

【請求項 1 7】 前記傾斜面は S 面、 $\{11-22\}$ 面及びこれら各面に実質的に等価な面の中から選ばれる面を有することを特徴とする請求項 1 6 記載の半導体発光素子。

【請求項 1 8】 前記基板主面は $\{0001\}$ 面、C 面及びこれら各面に実質的に等価な面の中から選ばれる面を有することを特徴とする請求項 1 6 記載の半導体発光素子。

【請求項 1 9】 前記 2 つ以上の結晶面に対応した各発光領域では発光波長が異なることを特徴とする請求項 1 6 記載の半導体発光素子。

【請求項 2 0】 前記 2 つ以上の結晶面に対応した各発光領域では前記活性層中

の材料の組成及び厚みの少なくとも一方が異なることによって発光波長が異なることを特徴とする請求項 1 6 記載の半導体発光素子。

【請求項 2 1】 素子構造が 2 色以上の発光色を同時に出すことが可能な発光ダイオード構造である請求項 1 6 記載の半導体発光素子。

【請求項 2 2】 素子構造が 2 色以上の発光色を同時に出すことが可能な半導体レーザー構造である請求項 1 6 記載の半導体発光素子。

【請求項 2 3】 前記結晶成長層は前記段差の形状を反映して成長され、前記基板主面の面方位を C 面とした場合に該段差の端部の延在方向は (1 - 1 0 0) 方向に略垂直、または (1 1 - 2 0) 方向に略垂直であることを特徴とする請求項 1 6 記載の半導体発光素子。

【請求項 2 4】 前記結晶成長層は隣接した前記結晶成長層同士が互いの傾斜面を対峙させて断面略 V 字状の谷部を形成するように配設されていることを特徴とする請求項 1 6 記載の半導体発光素子。

【請求項 2 5】 前記断面略 V 字状の谷部に少なくとも一方の前記電極が形成されていることを特徴とする請求項 2 4 記載の半導体発光素子。

【請求項 2 6】 前記結晶成長層は GaN 系半導体からなることを特徴とする請求項 1 6 記載の半導体発光素子。

【請求項 2 7】 前記結晶成長層の成長温度が約 1 1 0 0℃以下であることを特徴とする請求項 1 6 記載の半導体発光素子。

【請求項 2 8】 前記結晶成長層の成長時の圧力が約 1 0 0 T o r r 以上であることを特徴とする請求項 1 6 記載の半導体発光素子。

【請求項 2 9】 基板主面上にウルツ鉱型の化合物半導体層をその表面に段差を有するように形成する工程と、

前記段差を含んだ前記化合物半導体層の表面に結晶成長によって前記基板主面に対して傾斜した傾斜面を有するファセット構造を有する結晶成長層を形成する工程と、

前記傾斜面に平行に延在される領域に第 1 導電型クラッド層、活性層、および第 2 導電型クラッド層を積層する工程とを有することを特徴とする半導体発光素子の製造方法。

【請求項 3 0】 前記第 1 導電型クラッド層、前記活性層、および前記第 2 導電型クラッド層を積層した後に、第 1 マスク材料層を形成し、該第 1 マスク材料層を開口した第 1 窓領域に第 1 電極層を形成し、次いで第 2 マスク材料層を形成し、該第 2 マスク材料層を前記第 1 窓領域とは異なる位置で開口した第 2 窓領域に第 2 電極層を形成して、前記第 1 電極層及び前記第 2 電極層を用いて特性の異なる半導体発光素子をそれぞれ形成することを特徴とする請求項 2 9 記載の半導体発光素子の製造方法。

【請求項 3 1】 各半導体発光素子毎に素子分離を行って電氣的に独立した複数の半導体発光素子を形成することを特徴とする請求項 2 9 記載の半導体発光素子の製造方法。

【請求項 3 2】 前記複数の半導体発光素子の発光波長を所望の波長にするための電流量を調整することを特徴とする請求項 3 1 記載の半導体発光素子の製造方法。

【請求項 3 3】 前記第 1 導電型クラッド層、前記活性層、および前記第 2 導電型クラッド層を積層した後、前記基板主面及び前記傾斜面にそれぞれ略平行な各面に同時に同一のマスク材料層の窓部を用いて電極層を形成することを特徴とする請求項 2 9 記載の半導体発光素子の製造方法。

【請求項 3 4】 前記第 1 導電型クラッド層、前記活性層、および前記第 2 導電型クラッド層を積層した後、レジスト層を形成してリフトオフ法を用いて電極層を所要のパターンに形成することを特徴とする請求項 2 9 記載の半導体発光素子の製造方法。

【請求項 3 5】 前記結晶成長層の成長温度が約 1 1 0 0 ℃以下であることを特徴とする請求項 2 9 記載の半導体発光素子の製造方法。

【請求項 3 6】 前記結晶成長層の成長時の圧力が約 1 0 0 T o r r 以上であることを特徴とする請求項 2 9 記載の半導体発光素子の製造方法。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は基板主面上に化合物半導体層を積層して形成される半導体発光素子と

その製造方法に関し、特にGaN系半導体層の如きウルツ鉱型の化合物半導体層を形成する半導体発光素子とその製造方法に関する。

【0002】

【従来の技術】

半導体発光素子として、これまでサファイア基板上に全面に低温バッファ層、SiをドーピングしたGaNからなるn側コンタクト層を形成し、その上にSiをドーピングしたGaNからなるn側クラッド層、SiをドーピングしたInGaNからなる活性層、MgをドーピングしたAlGaNからなるp側クラッド層と、MgをドーピングしたGaNよりなるp側コンタクト層などを積層した素子が知られている。このような構造を有し市販されている製品として、450nm から530nm を含む青色、緑色発光ダイオード (Light Emitting Diode) や半導体レーザーが量産されている。

【0003】

また、窒化ガリウムを成長させようとする場合、サファイア基板が使用されることが多く行われている。ところが、サファイア基板と成長させる窒化ガリウムの間の格子不整合から、結晶内に高密度の転位が内在することがある。このため基板上に低温バッファ層を形成する技術は、成長させる結晶に発生する欠陥を抑制するための1つの手段であり、また、結晶欠陥を低減する目的で特開平10-312971号公報では、横方向への選択結晶成長 (ELO: epitaxial lateral overgrowth) を組合わせている。

【0004】

さらに、特開平10-312971号公報に記載される半導体発光素子の製造方法では、基板の主面に垂直に伸びる貫通転位が、製造途中で成長領域に形成されるファセット構造によって横方向に曲げられ、そのまま伸びることができなくなって結晶欠陥を減少させることが可能であることが記載されている。

【0005】

また、青色、緑色、赤色の各色の発光ダイオードや半導体レーザーを組み合わせ各画素を構成し、各画素をマトリクス状に配列させて独立して駆動することで画像表示装置を構成することができ、また、青色、緑色、赤色の各色の発光素子を同時に発光させることで白色発光装置若しくは照明装置としても利用できる

。特に窒化物半導体を用いた発光素子は、バンドギャップエネルギーが約 1.9 eV から約 6.2 eV まであり、1つの材料でフルカラーディスプレイが可能となるため、多色発光素子の研究が進められている。なお、本明細書中、窒化物とは B、Al、Ga、In、Ta を III 族とし、V 族に N を含む化合物を指し、全体の 1% 以内若しくは $1 \times 10^{20} \text{ cm}^{-3}$ 以下の不純物の混入を含む場合もある。

【0006】

従来、同一の基板上に多色発光素子を形成する技術としては、発光波長の違いに応じてバンドギャップエネルギーの異なる複数の活性層を積層し、基板側の電極を共通としながら、他方の電極を色毎に別個に形成した素子が知られており、電極取り出しのために階段状に形成された基板表面の各段が各色に対応する構造の素子が知られている。ところが、このように p-n 接合を複数積層した素子は、同一素子内において発光素子がサイリスタのように動作する可能性があり、サイリスタ動作を防止するために例えば特開平 9-162444 号公報に開示されるように階段状の部分毎に溝を形成して各色毎の分離をした素子も知られている。また、特開平 9-92881 号公報に開示されている発光素子は、多色発光のために、アルミナ基板上に AlN バッファ層を介して InGaIn 層を形成し、その InGaIn 層の一部には Al をドーピングとして青を発光させ、他の一部には P をドーピングして赤を発光させ、InGaIn 層のノンドーピング領域を緑の発光領域として多色化する。

【0007】

【発明が解決しようとする課題】

まず、基板からの貫通転位を低減するために、横方向の選択結晶成長をする技術や成長領域にファセット構造を形成する結晶成長方法においては、基板からの貫通転位をファセット構造部分などによって横方向に曲げることが可能であり、結晶欠陥を大幅に減らすことも可能となる。しかし、その後に活性層などの発光領域を形成するためには、横方向の選択結晶成長を十分に行ったり、或いはファセット構造を埋めこむことが行われていて、その工程数が増大し製造のための時間が長くなってしまおうという問題が生ずることになる。

【 0 0 0 8 】

また、前述のような多色化を図った半導体発光素子では、その製造工程が複雑化して、精度良く発光素子を形成することができず、さらに結晶性も劣化することから、良好な発光特性を得ることもできない。すなわち、各色毎の階段状の部分毎に溝を形成して各色毎に分離した素子においては、各活性層の領域を隔離するために複数回の異方性エッチングが必要となるが、一般に、ドライエッチングによっては基板や半導体層の結晶性が劣化することがあり、結晶性を良質に保つことが困難である。また、複数回のエッチングを施す場合には、それだけマスク合わせやエッチングなどの工程数も増加することになる。また、基板上に形成された単一の活性層に選択的に不純物をドーピングする発光素子においては、マスク層の開口部の形成マージンなどが必要なため、予め誤差を見込んだ場合では、異なる発光色の領域の間では距離を十分にとる必要があり、微小な発光素子を形成するのが困難であり且つ選択的なドーピングによって工程数が増加する。

【 0 0 0 9 】

そこで、本発明は前述の技術的な課題に鑑み、その製造のための工程数も増加させずに貫通転位などの結晶欠陥を低減できる半導体発光素子とその製造方法を提供することを目的とする。また、本発明の第2の目的は、従来の工程に比較して少ない工程数で精度良く形成でき且つ結晶性にも優れた構造の異なる発光波長の発光領域を有する半導体発光素子とその製造方法を提供することである。

【 0 0 1 0 】

【課題を解決するための手段】

本発明の半導体発光素子は、基板主面上にウルツ鉱型の化合物半導体層をその表面に段差を有するように形成し、前記段差を含んだ前記化合物半導体層の表面に結晶成長によって前記基板主面に対して傾斜した傾斜面を有するファセット構造を有する結晶成長層を形成し、前記傾斜面に平行に延在される領域に第1導電型クラッド層、活性層、および第2導電型クラッド層を形成してなることを特徴とする。

【 0 0 1 1 】

また、本発明の他の半導体発光素子は、基板主面上にウルツ鉱型の化合物半導

体層をその表面に段差を有するように形成し、前記段差を含んだ前記化合物半導体層の表面に結晶成長によって前記基板主面に対して傾斜した傾斜面を有するファセット構造を有する結晶成長層を形成し、前記結晶成長層の前記傾斜面を含む2つ以上の結晶面にそれぞれ第1導電型クラッド層、活性層、および第2導電型クラッド層をそれぞれ発光領域として形成し、前記2つ以上の結晶面に対応した各発光領域にそれぞれ独立の電極を形成してなることを特徴とする。

【 0 0 1 2 】

さらに、本発明の半導体発光素子の製造方法は、基板主面上にウルツ鉱型の化合物半導体層をその表面に段差を有するように形成する工程と、前記段差を含んだ前記化合物半導体層の表面に結晶成長によって前記基板主面に対して傾斜した傾斜面を有するファセット構造を有する結晶成長層を形成する工程と、前記傾斜面に平行に延在される領域に第1導電型クラッド層、活性層、および第2導電型クラッド層を積層する工程とを有することを特徴とする。

【 0 0 1 3 】

本発明の半導体発光素子および半導体発光素子の製造方法では、基板主面上にウルツ鉱型の化合物半導体層がその表面に段差を有するように形成されることから、その段差部分での面方位に依存した成長速度の違いを利用して、ファセット構造を有する結晶成長層を形成することができる。このファセット構造においては、基板主面に対して傾斜した傾斜面が形成されることになり、貫通転位などの結晶欠陥は当該傾斜面で十分に低減される。第1導電型クラッド層、活性層、および第2導電型クラッド層の積層構造は、この部分に電流を注入することで発光領域として機能するが、特に本発明においては基板主面に対して傾斜した傾斜面がそのまま埋めこまれることなく利用され、転位の低減と共に埋めこみのための工程も不要であるため、その製造が簡便なものとなる。

【 0 0 1 4 】

また、本発明の他の半導体発光素子では、結晶成長層の前記傾斜面を含む2つ以上の結晶面にそれぞれ第1導電型クラッド層、活性層、および第2導電型クラッド層がそれぞれ発光領域として形成され、前記2つ以上の結晶面に対応した各発光領域にそれぞれ独立の電極が形成される。独立した電極を形成することで、

別個の信号を与えて駆動することができ、1つの素子で2箇所から独立して発光させることができ、更には異なる波長での発光も可能なことから多色化も実現可能となる。

【0015】

【発明の実施の形態】

以下において、本発明の半導体発光素子及び半導体発光素子の製造方法について詳細に説明する。

【0016】

本発明の半導体発光素子は、基板主面上にウルツ鉱型の化合物半導体層をその表面に段差を有するように形成し、前記段差を含んだ前記化合物半導体層の表面に結晶成長によって前記基板主面に対して傾斜した傾斜面を有するファセット構造を有する結晶成長層を形成し、前記傾斜面に平行に延在される領域に第1導電型クラッド層、活性層、および第2導電型クラッド層を形成してなることを特徴とする。

【0017】

本発明の半導体発光素子に用いられる基板としては、次にウルツ鉱型の化合物半導体層を形成し得るものであれば特に限定されず、種々のものを使用できる。例示すると、基板として用いることができるのは、サファイア (Al_2O_3 、A面、R面、C面を含む。)、 SiC (6H、4H、3Cを含む。)、 GaN 、 Si 、 ZnS 、 ZnO 、 AlN 、 LiMgO 、 LiGaO_2 、 GaAs 、 MgAl_2O_4 、 InAlGaIn などからなる基板であり、好ましくはこれらの材料からなる六方晶系基板または立方晶系基板であり、より好ましくは六方晶系基板である。例えば、サファイヤ基板を用いる場合には、窒化ガリウム (GaN) 系化合物半導体の材料を成長させる場合に多く利用されているC面を主面としたサファイヤ基板を用いることができる。この場合の基板主面としてのC面は、5乃至6度の範囲で傾いた面方位を含むものである。

【0018】

この基板主面上に形成される化合物半導体層としては、後の工程でファセット構造を形成することからウルツ鉱型の化合物半導体であることが好ましい。さら

に化合物半導体層としてはウルツ鉱型の結晶構造を有する窒化物半導体、BeMgZnCdS系化合物半導体、およびBeMgZnCdO系化合物半導体などが好ましい。

【0019】

窒化物半導体からなる結晶層としては、例えばIII族系化合物半導体を用いることができ、更には窒化ガリウム(GaN)系化合物半導体、窒化アルミニウム(AlN)系化合物半導体、窒化インジウム(InN)系化合物半導体、窒化インジウムガリウム(InGaN)系化合物半導体、窒化アルミニウムガリウム(AlGaN)系化合物半導体を好ましくは形成することができ、特に窒化ガリウム系化合物半導体が好ましい。なお、本発明において、InGaN、AlGaN、GaNなどは必ずしも、3元混晶のみ、2元混晶のみの窒化物半導体を指すのではなく、例えばInGaNでは、InGaNの作用を変化させない範囲での微量のAl、その他の不純物を含んでいても本発明の範囲であることはいうまでもない。また、S面に実質的に等価な面とは、S面に対して5乃至6度の範囲で傾いた面方位を含むものである。ここで本明細書中、窒化物とはB、Al、Ga、In、TaをIII族とし、V族にNを含む化合物を指し、全体の1%以内若しくは $1 \times 10^{20} \text{ cm}^{-3}$ 以下の不純物の混入を含む場合もある。

【0020】

この化合物半導体層の成長方法としては、種々の気相成長法を挙げることができ、例えば有機金属化合物気相成長法(MOCVD(MOVPE)法)や分子線エピタキシー法(MBE法)などの気相成長法や、ハイドライド気相成長法(HVPE法)を用いることができる。その中でもMOVPE法によると、迅速に結晶性の良いものが得られる。MOVPE法では、GaソースとしてTMG(トリメチルガリウム)、TEG(トリエチルガリウム)、AlソースとしてはTMA(トリメチルアルミニウム)、TEA(トリエチルアルミニウム)、Inソースとしては、TMI(トリメチルインジウム)、TEI(トリエチルインジウム)などのアルキル金属化合物が多く使用され、窒素源としてはアンモニア、ヒドラジンなどのガスが使用される。また、不純物ソースとしてはSiであればシランガス、Geであればゲルマンガス、MgであればCp₂Mg(シクロペンタジエ

ニルマグネシウム)、ZnであればDEZ (ジエチルジンク) などのガスが使用される。MOVPE法では、これらのガスを例えば600°C以上に加熱された基板の表面に供給して、ガスを分解することにより、InAlGa_N系化合物半導体をエピタキシャル成長させることができる。

【0021】

本発明においては、基板主面に対して傾斜した傾斜面を有するファセット構造を結晶成長によって形成するために、その結晶成長の下層となる化合物半導体層の表面には段差が形成される。この段差は、その段差部分で基板上に現れる結晶面例えば基板主面に垂直な結晶面が、他の基板主面に平行な結晶面とは異なる成長速度で結晶を成長させ、その結果としてファセット構造を形成する機能を有している。段差は、全面に化合物半導体層を形成した後、フォトリソグラフィーと異方性エッチングによって形成でき、酸化シリコン層や窒化シリコン層などのマスク材料を活用しても良い。この段差の形状としては、基板主面に対して傾斜した傾斜面を有するファセット構造にし得る形状であれば特に限定されるものではなく、一例としてストライプ状、矩形状、丸形状、三角形状、又は六角形状などの多角形状とされる。ここで挙げた段差の形状とは、高低差のある部分の平面形状を指し、たとえば三角形状という場合には、三角柱状に突出する場合と三角柱状に凹部を形成する場合の両方があるが、本明細書ではその両方を含むものとする。段差が形成される領域は化合物半導体層の全表面でも良く、一部だけでも良い。また、異なる形状の段差を組み合わせて形成するようにしても良い。

【0022】

このような段差を形成したところで、結晶成長によって傾斜面を有するファセット構造を有する結晶成長層を形成する。結晶成長は、前述の化合物半導体層の形成のための方法と同じ方法で行うことができる。具体的には、成長方法としては、種々の気相成長法を挙げることができ、例えば有機金属化合物気相成長法 (MOCVD (MOVPE) 法) や分子線エピタキシー法 (MBE法) などの気相成長法や、ハイドライド気相成長法 (HVPE法) を用いることができる。また、段差上に形成される結晶成長層の材料は、一例として、その下の化合物半導体層を同じ材料を選ぶことができるが、段差を反映して結晶成長によってファセッ

ト構造を形成する材料であれば他の化合物半導体材料を選ぶことも可能である。

【 0 0 2 3 】

本発明の半導体発光素子およびその製造方法においては、結晶成長によりファセット構造を有する結晶成長層を形成した場合には、基板主面に対して傾斜した傾斜面としてS面及び{11-22}面またはこれらの各面に実質的に等価な面の中から選ばれる面を有することが望ましい。例えば、基板主面をC面とした場合では、S面またはS面に実質的に等価な面を容易に形成することが可能である。S面はC+面の上に選択成長した際に見られる安定面であり、比較的得やすい面であって六方晶系の面指数では(1-101)である。C面にC+面とC-面が存在するのと同様に、S面についてはS+面とS-面が存在するが、本明細書においては、特に断らない場合は、C+面Ga N上にS+面を成長しており、これをS面として説明している。なお、S面についてはS+面が安定面である。またC+面の面指数は(0001)である。

【 0 0 2 4 】

このS面については、窒化ガリウム系化合物半導体で結晶層を構成した場合には、S面上、GaからNへのボンド数が2または3とC-面の次に多くなる。ここでC-面はC+面の上には事実上得ることができないので、S面でのボンド数は最も多いものとなる。例えば、C+面を主面に有するサファイア基板に窒化物を成長した場合、一般にウルツ鉱型の窒化物の表面はC+面になるが、選択成長を利用することでS面を安定して形成することができ、C+面に平行な面では脱離しやすい傾向をもつNのボンドがGaから一本のボンドで結合しているのに対し、傾いたS面では少なくとも一本以上のボンドで結合することになる。従って、実効的にV/III比が上昇することになり、積層構造の結晶性の向上に有利である。また、基板と異なる方位に成長すると基板から上に伸びた転位が曲がることもあり、欠陥の低減にも有利となる。

【 0 0 2 5 】

結晶成長層がどのような傾斜面を有するファセット構造を持つかは、結晶成長時の成長条件や段差部或いはマスク部の形状によって制御できるものである。例えばストライプ状に延在される段差部が窒化ガリウム系半導体層の表面に形成さ

れているものとする、そのストライプの長手方向が $(11-20)$ 方向であれば、S面を傾斜面とするファセット構造がストライプの長手方向に垂直な面の断面が逆V字状となるように形成される。ここで段差の形状はストライプ状とは限らないため、結晶成長層の逆V字状の断面は種々の形状で現れる。結晶成長層の形状は、例えばストライプ状、矩形状、丸形状、三角形状、又は六角形状である。結晶成長層は段差の形状を反映して成長され、該段差の端部の延在方向は $(1-100)$ 方向に略垂直、または $(11-20)$ 方向に略垂直に設定することで、横方向の成長と垂直方向の成長の速度差が得られてファセット構造が得られることになる。結晶成長層の成長温度は約 1100°C 以下とするのが好ましい。もし結晶成長層の成長温度が 1100°C より高いと結晶の特性（特に光学的特性）が悪化するという不都合が発生するからである。また、結晶成長層の成長時の圧力は約 100 Torr 以上とするのが好ましい。結晶成長層の成長時の圧力が 100 Torr 未満であるなら成長条件が変わってしまい、形成される面が異なったり、導電性が失われやすいという不都合が発生するからである。

【0026】

このようなファセット構造を有する結晶成長層には、傾斜面に平行に延在される領域に第1導電型クラッド層、活性層、および第2導電型クラッド層が積層される。本発明者らの行った実験において、カソードルミネッセンスを用い、成長したファセット構造を観測してみると、傾斜面であるS面の結晶は良質でありC+面に比較して発光効率が高くなっていることが示されている。特に InGaN 活性層の成長温度は例えば $700\sim 800^{\circ}\text{C}$ とする。この温度ではアンモニアの分解効率が低く、よりN種が必要とされる。またAFMで表面を見たところステップが揃って InGaN 取り込みに適した面が観測された。さらにその上、Mgドープ層の成長表面は一般にAFMレベルでの表面状態が悪いが、S面の成長によりこのMgドープ層も良い表面状態で成長し、しかもドーピング条件がかなり異なることがわかっている。また、顕微フォトルミネッセンスマッピングを行うと、 $0.5-1\mu\text{m}$ 程度の分解能で測定することができるが、C+面の上に成長した通常の方法では、 $1\mu\text{m}$ ピッチ程度のむらが存在し、選択成長でS面を得た試料については均一な結果が得られた。また、SEMで見た斜面の平坦性もC

+ 面より滑らかに成っている。

【 0 0 2 7 】

傾斜面に平行に延在される領域に積層される第 1 導電型クラッド層、活性層、および第 2 導電型クラッド層において、第 1 導電型は p 型又は n 型であり、第 2 導電型はその反対の導電型である。例えば S 面を構成する結晶層をシリコンドープの窒化ガリウム系化合物半導体層によって構成した場合は、n 型クラッド層をシリコンドープの窒化ガリウム系化合物半導体層によって構成し、その上に InGa_N 層を活性層として形成し、さらにその上に p 型クラッド層としてマグネシウムドープの窒化ガリウム系化合物半導体層を形成してダブルヘテロ構造を形成することができる。活性層である InGa_N 層を AlGa_N 層で挟む構造や片側だけに AlGa_N 層を形成する構造とすることも可能である。また、活性層は単一のバルク活性層で構成することも可能であるが、単一量子井戸 (SQW) 構造、二重量子井戸 (DQW) 構造、多重量子井戸 (MQW) 構造などの量子井戸構造を形成したものであっても良い。量子井戸構造には必要に応じて量子井戸の分離のために障壁層が併用される。活性層を InGa_N 層とした場合には、特に製造工程上も製造し易い構造となり、素子の発光特性を良くすることができる。さらにこの InGa_N 層は、窒素原子の脱離しにくい構造である S 面の上での成長では特に結晶化しやすくしかも結晶性も良くなり、発光効率を上げることが出来る。なお、窒化物半導体はノンドープでも結晶中にできる窒素空孔のために n 型となる性質があるが、通常 Si、Ge、Se などのドナー不純物を結晶成長中にドープすることで、キャリア濃度の好ましい n 型とすることができる。また、窒化物半導体を p 型とするには、結晶中に Mg、Zn、C、Be、Ca、Ba などのアクセプター不純物をドープすることによって得られるが、高キャリア濃度の p 層を得るためには、アクセプター不純物のドープ後、窒素、アルゴンなどの不活性ガス雰囲気中で 400℃ 以上でアニーリングを行うことが好ましく、電子線照射などにより活性化する方法もあり、マイクロ波照射、光照射などで活性化する方法もある。このような活性層は一回の成長によって形成された半導体結晶層から構成されることが望ましい。一回の成長とは単一または連続した一連の膜形成処理を以って成長されることを指し、活性層自体を複数回形成する工程を含

ない。

【 0 0 2 8 】

これら第1導電型クラッド層、活性層、及び第2導電型クラッド層は、傾斜面に平行な面内に延在されるが、このような傾斜面に平行な面内への形成は、傾斜面が形成されているところで続けて結晶成長させれば容易に行うことができる。第1導電型クラッド層はS面を構成する結晶層と同じ材料で同じ導電型とすることができ、S面を構成する結晶層を形成した後、連続的に濃度を調整しながら形成することもでき、また他の例として、S面の構成する結晶層の一部が第1導電型クラッド層として機能する構造であっても良い。

【 0 0 2 9 】

本発明の半導体発光素子では、結晶成長によって形成された傾斜面の結晶性の良さを利用して、発光効率を高めることができる。特に、結晶性が良いS面にのみ電流を注入すると、S面はInの取り込みもよく結晶性も良いので発光効率を高くすることができる。更にInGa_N活性層を用いて多色化するためには、十分にInが結晶として取り込まれる必要があり、S面の良好な結晶性を利用することで発光効率を高めることができ、かつ多色発光に望ましい構造となる。すなわち、C⁺面上に成長する限りでは脱離し易いと思われるNのボンドがGaから一本しか出ておらず、分解効率が低いアンモニアを用いて成長する限りでは実効的なV/I_{III}比が大きく出来ないことになり、良質の結晶成長を行うためには多くの工夫を必要とする。しかし、S面での成長ではNのボンドはGaに対して2本又は3本でつながっているため、Nは脱離しにくい傾向になることになり、実効的なV/I_{III}比が高くなると考えられる。これはS面成長のみに限らずC⁺面以外の成長ではすべてNへのGaからのボンドの数は増える傾向にあるためにC⁺面を用いないで成長することはすべて高品質化につながる言える。そして結晶へのIn取り込み量は事実上大きくなる。このようにInの取り込み量が多くなった場合には、Inの取り込み量でバンドギャップエネルギーが支配されるため、多色化に好適となる。

【 0 0 3 0 】

本発明の半導体発光素子の一例においては、発光波長が互いに異なる2つの発

光領域が形成される。また、同一の素子から3種類の発光波長を有するように互いに異なる3つの発光領域を形成するようにすることもできる。各発光領域は結晶成長層の傾斜面を含む2つ以上の結晶面にそれぞれ形成される。例えば基板主面がC面であり且つ傾斜面としてS面が形成されている場合では、発光領域の1つはS面に平行な領域であり、異なる発光波長の他の発光領域はC面の結晶面に対応した領域に形成することができる。発光波長を異ならせる方法として、発光領域の間では活性層の組成及び厚さの少なくとも一方が異なるように設定される。すなわち、活性層の組成だけが異なっても良く、活性層の厚さだけが異なっても良く、活性層の組成及び厚さの両方が異なっても良い。

【0031】

組成の変化としては、活性層を構成する3元混晶や2元混晶の混晶比を同じ活性層内で変化させることでも可能であり、例えば活性層をInGa_N活性層によって構成した場合は、活性層に含有されるInの量を多くすることで、より長波長の半導体発光素子を構成することができる。InGa_N層の結晶成長において、InGa_Nの特にInのマイグレーション長は、In組成の比較的大きいInGa_N層の結晶成長でほぼ最適となる700°C程度で約1から2μm程度と見積もられる。これはマスク上に析出するInGa_Nが選択成長した部分から約1から2μm程度しか成長しないからである。このことから、Inのマイグレーション長はその程度と考えられ、このようにマスク部分から成長部分にかけてInGa_NでのInなどのマイグレーション長は比較的短いため、その面の中でInの組成や、InGa_Nの厚さが異なることがある。

【0032】

このように活性層から取り出される光の波長は、面内でまたは基板上で比較的场所により変わりやすい性質があるが、それはInのマイグレーション距離がInGa_Nの成長に適した700°C程度では短くなることが原因と考えられる。本発明の半導体発光素子は、このように同一の活性層内で領域に応じて発光波長が変化することを積極的に活用し、ほぼ同じ発光波長の領域を一領域として、発光波長の異なる第1発光領域及び第2発光領域にそれぞれ電流を注入可能とする。それぞれ独立して電流を注入するため、第1発光領域及び第2発光領域には

独立した電極が形成されるが、一方の側の電極は共通化することもできる。このような波長の異なる領域を同一活性層に2または3箇所以上形成し、独立して電流を注入することで多色半導体発光素子を構成することができ、さらには同時に多色の素子を発光させるように制御することで混色や白色発光の半導体発光素子を構成することができる。

【 0 0 3 3 】

傾斜面を伴うファセット構造上に形成される結晶層においては、場所、面方位などの複雑な作用で実効的 V/I 比は決まってくるものと思われる。また成長温度が異なっても成長条件は変わりファセットの成長に影響する。或る実験データによれば、選択成長されたダブルヘテロ構造のカソードルミネッセンスを調べた結果、下部から上部にかけて100nmも長波長シフトしているサンプルが得られている。この実験データからそれぞれの波長領域でそのダブルヘテロ構造に異なる電極を設けることで、一回の成長で異なる波長発光色の第1発光領域、第2発光領域、更には第3発光領域を設けることもでき、多色や白色の発光が可能な半導体発光素子を製造できる。

【 0 0 3 4 】

一例としてストライプ状の段差を形成した後、結晶成長によってS面からなる傾斜面とC面とを有するファセット構造を形成した場合は、傾斜面に形成される発光領域が長波長とされ、C面に形成される発光領域を短波長とすることができる。成長条件によっては、逆もありうる。また、同じC面であっても基板からの距離に応じてInの取り込みなどを異ならせ、その結果として発光波長を異ならせることも可能であり、第1、第2発光領域に加えて更に発光波長の異なる第3発光領域を設けることもできる。

【 0 0 3 5 】

このような発光波長の異なる、独立して電流を注入可能とするための電極が形成される。この電極形成は、それぞれの領域ごとに形成されるものであるが、p電極またはn電極の一方は共通化することもできる。接触抵抗を下げるために、コンタクト層を形成し、その後で電極をコンタクト層上に形成しても良い。一般的に各電極は多層の金属膜を蒸着などによって被着して形成されるが、領域ごと

に区分するためにフォトリソグラフィーを用いてリフトオフなどにより微細加工することができる。各電極は選択結晶成長層や基板の一方の面に形成することもでき、両側に電極を形成してより高密度で電極を配線するようにすることもできる。また、独立して駆動される電極はそれぞれ同じ材料を微細加工して形成したものであっても良いが、領域ごとに異なる材料の電極材料を使用することも可能である。レジスト層は厚みを $1\mu\text{m}$ 以上とするのが好ましい。レジスト層を厚み $1\mu\text{m}$ 未満となるように形成してリフトオフしたのでは、リフトオフしにくくなり、金属の抜けが悪くなるという不都合が発生するからである。

【0036】

各波長領域に注入される電流は独立して与えられるものであっても良く、その場合には本発明の半導体発光素子がRGB（レッド、グリーン、ブルー）、CYM（シアン、イエロー、マゼンタ）などの3原色を発光する構造を有するものとする。ここで、フルカラーディスプレイなどのカラー画像表示装置を製造できる。また、本発明の3原色や2色以上の発光色を有する半導体発光素子を複数個配列した上で、同じ電流を各発光領域に注入することで、白色や混色の照明装置としても利用できる。

【0037】

以下、本発明を各実施形態を参照しながら更に詳細に説明する。なお、本発明の半導体発光素子は、その要旨を逸脱しない範囲で変形、変更などが可能であり、本発明は以下の各実施形態に限定されるものではない。

【0038】

[第1の実施形態]

本実施形態は、サファイヤ基板上にストライプ状の段差を複数形成して、そのストライプ状の段差を利用して傾斜面を有するファセット構造の結晶成長層が形成されて半導体発光素子が製造される例である。図1の(a)から(d)までおよび図2の(e)から(g)までを参照しながら、製造方法と共に素子構造についても説明する。

【0039】

先ず、図1の(a)に示すように、C+面を基板主面とするサファイヤ基板1

0の上に、1000℃でアンドープのGa₂N層を形成する。その際、サファイヤ基板とGa₂N層の間に、500℃の低温でAlN又はGa₂Nのいずれかの図示しない低温バッファ層を形成することが多い。以下、製造プロセスは740 Torrのほぼ常圧（或いは200 Torr以上の範囲であれば良い。）で層の成長が進められる。

【0040】

次に、図1の（b）に示すように、シリコンドープのGa₂N層11上にSiO₂またはSi₃N₄からなるマスク層12を全面に厚み100 nm～500 nmの範囲で形成する。このマスク層12をフォトリソグラフィとエッチングによってパターンニングする。ここでマスク層12に形成される開口部13のパターンは、ストライプ状であり所定の間隔で平行に並ぶ形状とされる。このストライプの延長方向は一例として（11-20）方向または（1-100）方向であり、この開口部13の幅は通常0.1 μmから10 μm程度である。マスク層12に複数の平行な開口部13を形成した後、レジスト層を除去し、マスク層12に形成された開口部13の底部にGa₂N層11を臨ませる。

【0041】

次にマスク層12をマスクとして、Ga₂N層11の表面をエッチングする。このとき開口部13のストライプ形状を反映してGa₂N層11の表面が削られ、マスク層12の直下の部分とは高低差が生じた段差14が形成される。この段差14の平面パターンは開口部13の形状を反映したものとなる。段差14の形成後、マスク層12がフッ酸などによって除去され、図1の（c）に示す状態となる。

【0042】

このような段差14が形成された状態で、Ga₂N：Siのエピタキシャル成長を行い、傾斜面を有するファセット構造17をもった結晶成長層を形成する。このエピタキシャル成長は、基板の昇温後に、気相成長（VPE）法や有機金属化合物気相成長（MOCVD）を用いることができる。この結晶成長時には、段差14における結晶成長速度の違いから時間の経過と共に傾斜面のファセットが出現する。図1の（d）において、傾斜面16は例えばS面即ち{1-101}面

であり、或いは {11-22} 面であっても良い。この傾斜面 16 が段差 14 の低い部分を谷とするように形成され、ストライプ状の段差 14 の形状を反映して一対の傾斜面 16 同士が対峙する。即ち、ファセット構造 17 では、断面逆 V 字状の突条部がストライプの長手方向に亘って延在される。

【0043】

傾斜面 16 を伴うファセット構造 17 を形成した後、さらに Si ドープの GaN 層を形成し、その後成長温度を低減して InGa_N 層を形成し、さらに Mg ドープの GaN 層 18 を形成する。Si ドープの GaN 層は第 1 導電型のクラッド層として機能し、InGa_N 層は活性層として機能し、Mg ドープの GaN 層 18 は第 2 導電型のクラッド層として機能する。なお、図 2 の (e) では Mg ドープの GaN 層 18 の下層に、線 19 として描かれた Si ドープの GaN 層と InGa_N 層が存在する。これらの発光領域を形成する各層は傾斜面 16 を伴うファセット構造 17 の上に形成されているため、傾斜面 16 に平行に延在した構造をそれぞれ有している。その際の InGa_N 層の厚さは 0.5 nm から 10 nm 程度であり、さらに望ましくは 1 nm から 3 nm 程度である。さらに (Al) GaN/InGa_N 構造の量子井戸構造や多重量子井戸構造などにすることもあり、ガイド層 GaN または InGa_N を用いて多重構造としても良い。その際、InGa_N のすぐ上の層には AlGa_N 層を成長することもできる。本実施形態では、活性層およびクラッド層が傾斜面 16 を伴うファセット構造 17 上に直接形成されるため、傾斜面を埋めこむ工程が不要である。さらに、傾斜面が S 面などによる場合では、結合のためのガリウムから窒素へのボンド数も他の面に比較して多くなることから、結晶が高品質化することになる。

【0044】

その後、GaN 層 11 などの一部除去して開口部 20 を形成する。さらにその一部除去した開口部 20 の領域内に Ti/Al/Pt/Au 電極を蒸着する。この Ti/Al/Pt/Au 電極が図 2 の (f) に示すように n 電極 21 となる。

【0045】

n 電極 21 を形成した後、Mg ドープの GaN 層 18 の最表層に Ni/Pt/Au 電極または Ni (Pd) /Pt/Au 電極を蒸着する。この電極層の蒸着により図 2 の (g) に

示すような p 電極 2 2 が形成される。なお、p 電極として、透明電極を形成した場合には上面から光を取り出すことができ、膜厚の厚い電極を形成することで下面から光を取り出すことができる。

【 0 0 4 6 】

このような製造工程で製造された半導体発光素子は、図 2 の (g) に示す構造を有する。その主な構成は、C + 面を基板主面とするサファイヤ基板 1 0 上に、シリコンドープの GaN 層 1 1 が積層され、その GaN 層 1 1 の表面に形成された段差 1 4 を利用して C + 面に対して傾斜した傾斜面 1 6 を有するファセット構造 1 7 が形成される。続いて、この傾斜面 1 6 に平行な面に延在される構造の Si ドープの GaN 層、InGaIn 層、Mg ドープの GaN 層 1 8 を形成し、2 つの GaN 層で挟まれた InGaIn 層が活性層として光を発生させる。n 電極 2 1 は Si ドープの GaN 層 1 1 に接続され、p 電極 2 2 が Mg ドープの GaN 層 1 8 上に形成され、これら p 電極 2 2 と n 電極 2 1 の間にある活性層に電流を供給して、素子を発光させる。

【 0 0 4 7 】

この構造の半導体発光素子では、先ず、傾斜面 1 6 を伴うファセット構造 1 7 が活性層が形成される前に形成されているため、基板からの貫通転位がある場合でも、その傾斜面 1 6 で貫通転位が曲げられることになり、結晶欠陥を抑制することができる。また、本実施形態では、傾斜面 1 6 を伴うファセット構造 1 7 が GaN 層によって埋めこまれることがなく、工程数が増大することもなく比較的短時間での製造が可能である。また、クラッド層及び活性層は基板主面に対して傾斜した傾斜面 1 6 を利用して形成されるため、傾斜面 1 6 における増大したボンド数を利用し、良質な結晶部分を発光領域とすることができる。

【 0 0 4 8 】

本実施形態にかかる半導体発光素子は発光ダイオードとして使用することが可能であるが、素子の端部に共振器端面を形成することで半導体レーザーとして使用することもできる。また、後述するような波長の異なる 2 以上の発光領域にそれぞれ電極を形成することで、多色の発光ダイオードや半導体レーザーとすることもできる。

【 0 0 4 9 】

[第 2 の実施形態]

本実施形態は、第 1 の実施形態と同様に、ストライプ状の段差を形成して半導体発光素子を製造する方法であるが、そのファセット構造が異なる形状となっている。図 3 の (a) から (d) までおよび図 4 の (e) から (g) までを参照しながら、製造方法と共に素子構造とについて説明する。

【 0 0 5 0 】

先ず、図 3 の (a) に示すように、C+面を基板主面とするサファイヤ基板 10 の上に、1000℃でアンドープの GaN 層を形成する。その際、サファイヤ基板と GaN 層の間に、500℃の低温で AlN 又は GaN のいずれかの図示しない低温バッファ層を形成することが多い。なお、本製造プロセスでは 740 Torr のほぼ常圧で層の成長が進められる。

【 0 0 5 1 】

次に、図 3 の (b) に示すように、シリコンドープの GaN 層 31 上に SiO₂ または SiN からなるマスク層 32 を全面に厚み 100 nm ~ 500 nm の範囲で形成する。このマスク層 32 をフォトリソグラフを用いたフォトリソグラフィとエッチングによってパターンニングする。ここでマスク層 32 に形成される開口部 33 のパターンは、ストライプ状であり所定の間隔で平行に並ぶ形状とされる。このストライプの延長方向は一例として (11-20) 方向または (1-100) 方向であり、この開口部 33 の幅は通常 0.1 μm から 10 μm 程度である。マスク層 32 に複数の平行な開口部 33 を形成した後、前述の第 1 の実施形態と同様にレジスト層を除去し、マスク層 32 に形成された開口部 33 の底部に GaN 層 31 を臨ませる。

【 0 0 5 2 】

次にマスク層 32 をマスクとして、GaN 層 31 の表面をエッチングする。このとき開口部 33 のストライプ形状を反映して GaN 層 31 の表面が削られ、マスク層 32 の直下の部分とは高低差が生じた段差 34 が形成される。この段差 34 の平面パターンは開口部 33 の形状を反映したものとなる。段差 34 の形成後、マスク層 32 がフッ酸などによって除去され、図 3 の (c) に示す状態となる。

【0053】

このような段差34が形成された状態で、エピタキシャル成長を行い、傾斜面を有するファセット構造をもった結晶成長層を形成する。このエピタキシャル成長は、基板の昇温後に、気相成長（VPE）法や有機金属化合物気相成長（MOCVD）を用いることができる。この結晶成長時には段差34における結晶成長速度の違いから時間の経過と共に傾斜面のファセットが出現する。図3の（d）において、傾斜面35は例えば{11-22}面であり、或いはS面であっても良い。この傾斜面35が段差34の低い部分を谷とするように形成され、ストライプ状の段差34の形状を反映して一对の傾斜面35同士が対峙する。この例では、一对の傾斜面35同士の間に平坦なC面からなるファセット底面部37が形成され、段差34の高い部分はC面が保たれ結晶成長によってファセット上面部36となる。

【0054】

傾斜面35、ファセット底面部37、及びファセット上面部36を伴うファセット構造38を形成した後、さらにSiドープのGaN層を形成し、その後成長温度を低減してInGaN層を形成し、図4の（e）に示すように、さらにMgドープのGaN層39を形成する。SiドープのGaN層は第1導電型のクラッド層として機能し、InGaN層は活性層として機能し、MgドープのGaN層39は第2導電型のクラッド層として機能する。なお、MgドープのGaN層39の下層に、線40として描かれたInGaN層とSiドープのGaN層とが存在する。これらの発光領域を形成する各層は傾斜面35を伴うファセット構造38の上に形成されているため、傾斜面35に平行に延在し、且つC面を示すファセット底面部37及びC面を示すファセット上面部36にもそれぞれ平行に延在される。その際のInGaN層の厚さは0.5nmから6nm程度である。さらに（A1）GaN/InGaN構造の量子井戸構造や多重量子井戸構造などにもすることもあり、ガイド層GaNまたはInGaNを用いて多重構造としても良い。その際、InGaNのすぐ上の層にはAlGaN層を成長することもできる。本実施形態では、活性層およびクラッド層が傾斜面35を伴うファセット

構造 3 8 上に直接形成されるため、傾斜面を埋めこむ工程が不要である。

【 0 0 5 5 】

その後、第 1 の実施形態と同様に、G a N 層 3 1 などを一部除去して開口部 4 2 を形成する。さらにその一部除去した開口部 4 2 の領域内に Ti / Al / Pt / Au 電極を蒸着する。この Ti / Al / Pt / Au 電極が図 4 の (f) に示すように n 電極 4 1 となる。

【 0 0 5 6 】

n 電極 2 1 を形成した後、第 1 の実施形態と同様に、M g ドープの G a N 層 3 9 の最表層に Ni / Pt / Au 電極または Ni (Pd) / Pt / Au 電極を蒸着する。この電極層の蒸着により図 4 の (g) に示すような p 電極 4 3 が形成される。

【 0 0 5 7 】

このような製造工程で製造された半導体発光素子は、図 4 の (g) に示す構造を有する。その主な構成は、C + 面を基板主面とするサファイヤ基板 3 0 上に、シリコンドープの G a N 層 3 1 が積層され、その G a N 層 3 1 の表面に形成された段差 3 4 を利用して C + 面に対して傾斜した傾斜面 3 5 を有するファセット構造 3 8 が形成される。続いて、この傾斜面 3 5 及び C 面に平行な面に延在される構造の S i ドープの G a N 層、I n G a N 層、M g ドープの G a N 層を形成し、2 つの G a N 層で挟まれた I n G a N 層が活性層として光を発生させる。n 電極 4 1 は S i ドープの G a N 層 3 1 に接続され、p 電極 4 3 が M g ドープの G a N 層 3 9 上に形成され、これら p 電極 4 3 と n 電極 4 1 の間にある活性層に電流を供給して、素子を発光させる。

【 0 0 5 8 】

先ず、この構造の半導体発光素子では活性層が形成される前に傾斜面 3 5 を伴うファセット構造 3 8 が形成されているため、基板からの貫通転位がある場合でも、その傾斜面 3 5 で貫通転位が曲げられることになり、結晶欠陥を抑制することができる。また、本実施形態では、傾斜面 3 5 を伴うファセット構造 3 8 が G a N 層によって埋めこまれることがなく、工程数が増大することもなく比較的短時間での製造が可能である。また、クラッド層及び活性層は基板主面に対して傾斜した傾斜面 3 5 を利用して形成されるため、傾斜面 3 5 における増大したボ

ンド数を利用し、良質な結晶部分を発光領域とすることができる。

【0059】

本実施形態にかかる半導体発光素子は発光ダイオードとして使用することが可能であるが、素子の端部に共振器端面を形成することで半導体レーザーとして使用することもできる。また、後述するような波長の異なる2以上の発光領域にそれぞれ電極を形成することで、多色の発光ダイオードや半導体レーザーとすることもできる。

【0060】

[第3の実施形態]

本実施形態は、基板主面の全面に逆六角錐状のパターンを配列した結晶成長層を利用する半導体発光素子とその製造方法の例である。図5は、半導体発光素子に用いられる結晶成長層を斜視図で示したものである。結晶成長層は、第1及び第2の実施形態と同様に、サファイヤ基板50の上にシリコンドープのGaN層51を形成した構造を有し、シリコンドープのGaN層51上に図示しない段差を一旦形成した後で、図5に示すような逆六角錐状のパターンにシリコンドープのGaN層51を成長させた構造を有する。

【0061】

ここで段差について図6を参照しながら説明すると、例えば、図6の(a)に示すような正六角形61の凹部が平面上に複数配列されるように形成される。この正六角形61の凹部の並べ方は、例えばハニカム型のように凹部の辺同士が所定間隔空けて隣接するようなパターンとすることができる。また、その間隔を無くすようにすることもできる。図6の(b)に示すような逆六角錐形状63の結晶を成長させる目的で、正六角形61の凹部すなわち段差の端部の方向として、例えば(1-100)方向に垂直な端部62や、或いは(11-20)方向に垂直な端部を選択できる。結晶成長の条件によって、逆六角錐形状63の最も低い部分64の角度は約60度にでき、ちょうど正六角錐が逆さになった形状も可能である。また、底面がC面であるような六角錐台形が逆になった形状も可能である。

【0062】

図 5 に示すような逆六角錐状のパターンにシリコンドープの GaN 層 5 1 を成長させたところで、Si ドープの GaN 層、InGaIn 層、Mg ドープの GaN 層を順次積層し形成する。逆六角錐状のパターンはファセット構造の傾斜面であり、これらの層を積層することで、傾斜面に平行に延在される各層が形成される。2 つの GaN 層で挟まれた InGaIn 層が活性層として光を発生させる。

【 0 0 6 3 】

なお、本実施形態にかかる半導体発光素子も、第 1 及び第 2 の実施形態と同様に、発光ダイオードとして使用することが可能であるが、素子の端部に共振器端面を形成することで半導体レーザーとして使用することもできる。また、後述するような波長の異なる 2 以上の発光領域にそれぞれ電極を形成することで、多色の発光ダイオードや半導体レーザーとすることもできる。なお、本製造プロセスでは約 7 4 0 Torr のほぼ常圧で層の成長が進められる。

【 0 0 6 4 】

[第 4 の実施形態]

本実施形態はストライプ状の段差によって略 V 字状の発光領域を形成し、その発光領域に対する電極を形成する方法についての実施形態である。図 7 の (a) ~ (c) 及び図 8 の (d) ~ (f) を参照しながらその工程について説明する。

【 0 0 6 5 】

初めに、C+面を基板主面とするサファイヤ基板 7 0 を用意し、そのサファイヤ基板 7 0 上にシリコンドープの GaN 層 7 1 を積層する。このシリコンドープの GaN 層 7 1 の積層前に低温バッファ層を形成しても良い。シリコンドープの GaN 層 7 1 には、第 2 の実施形態の如きストライプ状の段差が形成され、その段差を利用して更に結晶成長が行われ、図 7 の (a) に示すような略 V 字状の谷部 7 2 を有した GaN 層 7 1 に成長させる。略 V 字状の谷部 7 2 は傾斜面が所定の角度を持って対峙したものであり、たとえば S 面同士又は { 1 1 - 2 2 } 面同士またはこれらに実質的に同等な傾斜面同士によって構成される。略 V 字状の谷部 7 2 は所要の角度を有するものでも良いが、底部に C 面に平行な面が出ていても良い。

【 0 0 6 6 】

次いで、GaN層71上にSiドープのGaN層、図中、線で示すInGaN層75、MgドープのGaN層73を順次積層し形成する。これらSiドープのGaN層、InGaN層75、MgドープのGaN層73によって、発光領域が形成される。略V字状の谷部72にも、発光領域がこれらSiドープのGaN層、InGaN層75、MgドープのGaN層73の積層構造によって形成される。続いて、全面に酸化シリコン層74を形成する。この酸化シリコン層74は前記略V字状の谷部72の内側も覆うように形成される。なお、本製造プロセスでは約740 Torrのほぼ常圧で層の成長が進められる。

【0067】

酸化シリコン層74を全面に形成した後、全面にレジスト層76が塗布され、図7の(b)に示すように、フォトリソグラフィ技術から電極を形成すべき略V字状の谷部72に対応した領域に開口部77を形成する。この開口部77の底部では酸化シリコン層74の表面が臨むことになる。開口部77は略V字状の谷部72の広がり幅よりは短い幅となり、開口部77の底部には谷部内の傾斜面だけが臨むことになる。

【0068】

このような開口部77が形成されたところで、そのレジスト層76をマスクとして、RIE（反応性イオンエッチング）やフッ酸系のウェットエッチングによって略V字状の谷部72に対応した領域に存在する酸化シリコン層74を除去する。この谷部72における酸化シリコン層74の部分的な除去により、その下部のMgドープのGaN層73の表面が露出する。MgドープのGaN層73の表面が現れたところで、リフトオフによって電極を形成するためのレジスト層78を形成する。このレジスト層78はGaN層73の表面が臨む部分で窓部79を有し、図7の(c)に示すように、その窓部79内では酸化シリコン層74の一部とMgドープのGaN層73の表面が臨む。

【0069】

このようにレジスト層78と酸化シリコン層74の2重のマスク材を形成したところで、図8の(d)に示すように、蒸着によってp電極材料を形成する。この蒸着によって形成されるp電極材料層80は、例えばNi/Pt/AuまたはNi(Pd)

/Pt/Auの電極層から構成される。レジスト層78と酸化シリコン層74の各膜厚に応じた段差からp電極材料層80は窓部79の段差部分で膜切れ若しくは薄膜化する。その結果として、谷部72には断面略V字状のp電極81が形成される。

【0070】

谷部72には断面略V字状のp電極81を形成した後、図8の(e)に示すように、酸化シリコン層74上のレジスト層78をアセトンなどの溶剤を用いて除去(リフトオフ)し、谷部72に延在される断面略V字状のp電極81のみを残して他のp電極材料層80を除去する。最後に開口部82をシリコンドープのGa_{0.4}N層71に到達するように形成し、図8の(f)に示すように、n電極83を形成する。

【0071】

上述のような製造工程によって、ストライプ状の段差によって略V字状の発光領域を形成した場合であっても、谷部72には断面略V字状のp電極81を形成することができ、発光領域に電流を注入できる。

【0072】

[第5の実施形態]

本実施形態はストライプ状の段差によって略V字状の谷部が形成され、その谷部の間に位置するC面に平行な平坦部分に発光領域を形成し、その発光領域に対する電極を形成する方法についての実施形態である。図9の(a)～(d)を参照しながらその工程について説明する。

【0073】

初めに、C⁺面を基板主面とするサファイヤ基板90を用意し、そのサファイヤ基板90上にシリコンドープのGa_{0.4}N層91を積層する。このシリコンドープのGa_{0.4}N層91の積層前に低温バッファ層を形成しても良い。シリコンドープのGa_{0.4}N層91には、第2の実施形態の如きストライプ状の段差が形成され、その段差を利用して更に結晶成長が行われ、図9の(a)に示すような略V字状の谷部92を有したGa_{0.4}N層91に成長させる。略V字状の谷部92は傾斜面が所定の角度を持って対峙したものであり、たとえばS面同士又は{11-22}面同

士またはこれらに実質的に同等な傾斜面同士によって構成される。略V字状の谷部92は所要の角度を有するものでも良いが、底部にC面に平行な面が出ていても良い。

【0074】

次いで、Ga_{0.9}N_{0.1}層91上にSiドープのGa_{0.9}N_{0.1}層、図中、線で示すInGa_{0.5}N_{0.5}層、MgドープのGa_{0.9}N_{0.1}層93を順次積層し形成する。これらSiドープのGa_{0.9}N_{0.1}層、InGa_{0.5}N_{0.5}層、MgドープのGa_{0.9}N_{0.1}層93によって、発光領域が形成される。略V字状の谷部92にも、発光領域がこれらSiドープのGa_{0.9}N_{0.1}層、InGa_{0.5}N_{0.5}層、MgドープのGa_{0.9}N_{0.1}層93の積層構造によって形成される。続いて、全面に酸化シリコン層94を形成する。なお、本製造プロセスでは約740 Torrのほぼ常圧で層の成長が進められる。

【0075】

酸化シリコン層94を全面に形成した後、全面にレジスト層が塗布され、図9の(b)に示すように、フォトリソグラフィ技術から電極を形成すべきC面に平行な平坦部分に開口部が形成される。そして、RIEやフッ酸用いたウェットエッチングからその開口部の酸化シリコン層94が除去され、その開口部の形状を反映した窓部95を介してMgドープのGa_{0.9}N_{0.1}層93の表面が露出する。

【0076】

次に、MgドープのGa_{0.9}N_{0.1}層73の表面が現れたところで、フォトリソグラフィによってp電極を形成するためのレジスト層96を形成する。このレジスト層96はGa_{0.9}N_{0.1}層73の表面が臨む部分でやや広めの窓部96dを有し、その窓部96d内では酸化シリコン層94の一部とMgドープのGa_{0.9}N_{0.1}層93の表面が臨む。

【0077】

このようにレジスト層96と酸化シリコン層94の2重のマスク材を形成したところで、図9の(c)に示すように、蒸着によってp電極材料を形成する。この蒸着によって形成されるp電極材料層97は、例えばNi/Pt/AuまたはNi(Pd)/Pt/Auの電極層から構成される。レジスト層96と酸化シリコン層94の各膜厚に応じた段差からp電極材料層97は窓部96dの段差部分で膜切れ若しくは薄

膜化する。その結果として、窓部 95 には上面側がそれぞれ外側に突出した凹形断面の p 電極 98 が形成される。

【0078】

このように上面側がそれぞれ外側に突出した凹形断面の p 電極 98 を形成した後、図 9 の (d) に示すように、酸化シリコン層 94 上のレジスト層 96 をアセトンなどの溶剤を用いて除去し、上面側がそれぞれ外側に突出した凹形断面の p 電極 98 のみを残して他の p 電極材料層 97 を除去する。最後に開口部 100 をシリコンドープの GaN 層 91 に到達するように形成し、n 電極 99 を形成する。

【0079】

上述のような製造工程によって、ストライプ状の段差によって略 V 字状の発光領域を形成した場合であっても、凹形断面の p 電極 98 を形成することができ、発光領域に電流を注入できる。

【0080】

[第 6 の実施形態]

本実施形態は多色化を図った半導体発光素子の例であり、図 10 に示すように、2 つの独立した電極が形成されて、長波長発光領域と短波長発光領域が形成される例である。

【0081】

本実施形態の半導体発光素子は、C+面を基板主面とするサファイヤ基板 110 上にシリコンドープの GaN 層 111 が積層され、その GaN 層 111 の表面に形成された段差を利用して C+面に対して傾斜した傾斜面 112 を有するファセット構造が形成される。なお、本製造プロセスでも約 740 Torr のほぼ常圧で層の成長が進められる。続いて、この傾斜面 112 及び C 面に平行な面に延在される構造の Si ドープの GaN 層、InGaIn 層、Mg ドープの GaN 層 115 を形成する。2 つの GaN 層で挟まれた InGaIn 層が活性層として光を発生させる。

【0082】

特に本実施形態の半導体発光素子においては、n 電極 116 は開口部を介して

Si ドープの GaN 層 111 に接続されているが、p 電極は傾斜面 112 によって形成された略 V 字状の谷部に位置する長波長発光領域の p 電極 113 と、略 V 字状の谷部の間の平坦部 117 に形成される短波長発光領域の p 電極 114 とからなる。略 V 字状の谷部に形成されている活性層は、その組成や厚みから長波長例えば緑色又は赤色の発光をする構造とされており、略 V 字状の谷部に p 電極 113 を配設することで、長波長例えば緑色又は赤色の発光が実現される。また、略 V 字状の谷部の間の平坦部 117 に形成される活性層についても、その組成や厚みから短波長例えば青色の発光をする構造とされており、平坦部 117 に p 電極 114 を形成することで、平坦部 117 の活性層に電流が注入されて短波長の発光がなされる。

【0083】

本実施形態の半導体発光素子では、基板からの貫通転位がある場合でも、その傾斜面 112 で貫通転位が曲げられることになり、結晶欠陥を抑制することができ、このファセット構造は GaN 層によって埋めこまれないために、工程数が増大することもなく比較的短時間での製造が可能である。また、ファセット構造の結晶面ごとで異なる活性層の組成や厚みの違いを利用して、異なる波長の発光領域を同一素子に形成することができ、しかも p 電極 113、114 は段差の上側と下側に分かれて配置されるために、たとえ微小な領域であっても短絡などの問題を解決して配設することができる。

【0084】

[第 7 の実施形態]

本実施形態は第 6 の実施態様と同様に多色化を図った半導体発光素子の例であり、図 11 に示すように、3 つの独立した電極が形成されて、赤色発光領域、緑色発光領域、及び青色発光領域が形成される例である。

【0085】

本実施形態の半導体発光素子は、C+面を基板主面とするサファイヤ基板 120 上にシリコンドープの GaN 層 121 が積層され、その GaN 層 121 の表面に形成された段差を利用して C+面に対して傾斜した傾斜面 122 を有するファセット構造が形成される。なお、本製造プロセスでは約 740 Torr のほぼ常圧で

層の成長が進められる。続いて、この傾斜面 1 2 2 及び C 面に平行な面に延在される構造の Si ドープの GaN 層、InGaIn 層、Mg ドープの GaN 層 1 2 5 を形成する。2 つの GaN 層で挟まれた InGaIn 層が活性層として光を発生させる。

【 0 0 8 6 】

本実施形態の半導体発光素子においては、n 電極 1 2 6 は開口部を介して Si ドープの GaN 層 1 2 1 に接続されているが、p 電極は傾斜面 1 1 2 によって形成された略 V 字状の谷部に位置する赤色発光領域の p 電極 1 2 3 と、略 V 字状の谷部の間の上側平坦部 1 2 8 に形成される青色発光領域の p 電極 1 2 4 と、下側平坦部 1 2 9 に形成される緑色発光領域の p 電極 1 2 7 とからなる。略 V 字状の谷部に形成されている活性層は、その組成や厚みから赤色の発光をする構造とされており、略 V 字状の谷部に p 電極 1 2 3 を配設することで赤色の発光が実現される。また、略 V 字状の谷部の間の上側平坦部 1 2 8 に形成される活性層についても、その組成や厚みから青色の発光をする構造とされており、上側平坦部 1 2 8 に p 電極 1 2 4 を形成することで、上側平坦部 1 2 8 の活性層に電流が注入されて青色の発光がなされる。また、緑色発光領域の p 電極 1 2 7 は下側平坦部 1 2 9 の活性層に電流を注入することができ、その組成や厚みから緑色の発光を可能とさせる。

【 0 0 8 7 】

本実施形態の半導体発光素子では、基板からの貫通転位がある場合でも、その傾斜面 1 2 2 で貫通転位が曲げられることになり、結晶欠陥を抑制することができ、このファセット構造は GaN 層によって埋めこまれないために、工程数が増大することもなく比較的短時間での製造が可能である。また、ファセット構造の結晶面ごとで異なる活性層の組成や厚みの違いを利用して、異なる波長の発光領域、特に本実施形態においては赤色、青色、緑色の 3 色を同一素子に形成することができ、しかも各 p 電極 1 2 3、1 2 4、1 2 7 は段差の上側と下側などと空間的に分かれて配置されるために、たとえ微小な領域であっても短絡などの問題を解決して配設することができる。

【 0 0 8 8 】

図 1 2 は本実施形態の半導体発光素子を発光させた場合の模式図であり、まず、本実施形態の半導体発光素子は発光ダイオードとして使用することが可能であって、その場合には光 1 3 0 が素子裏面側から放出される。この場合の光 1 3 0 は、単色でも良く、多色または混色であっても良い。発光する光 1 3 0 の色自体は、p 電極 1 2 3、1 2 4、1 2 7 の通電によって制御可能である。また、素子の端部に共振器端面を形成することで半導体レーザーとして使用することもできる。図 1 2 では、赤色レーザー光 1 3 3 R、青色レーザー光 1 3 3 B、緑色レーザー光 1 3 3 G がそれぞれ共振器端面から射出されている。端面形成はへき開などを用いることができる。

【 0 0 8 9 】

[第 8 の実施形態]

本実施形態は、白色発光が可能な半導体発光素子の例であり、図 1 3 に示すように、3 つの独立した電極が形成されたところを共通化したものである。

【 0 0 9 0 】

本実施形態の半導体発光素子は、C+面を基板主面とするサファイヤ基板 1 4 0 上にシリコンドープの GaN 層 1 4 1 が積層され、その GaN 層 1 4 1 の表面に形成された段差を利用して C+面に対して傾斜した傾斜面 1 4 3 を有するファセット構造が形成される。なお、この製造工程は、前述の第 2 の実施形態と工程と同様である。続いて、この傾斜面 1 4 3 及び C 面に平行な面に延在される構造の Si ドープの GaN 層、InGaIn 層、Mg ドープの GaN 層 1 4 2 を形成する。2 つの GaN 層で挟まれた InGaIn 層が活性層として光を発生させる。

【 0 0 9 1 】

本実施形態の半導体発光素子においては、n 電極 1 4 8 は開口部を介して Si ドープの GaN 層 1 4 1 に接続されているが、p 電極は、前述の第 7 の実施形態と同様に、傾斜面 1 4 3 によって形成された略 V 字状の谷部に位置する赤色発光領域の p 電極 1 4 4 と、略 V 字状の谷部の間の上側平坦部に形成される青色発光領域の p 電極 1 4 5 と、下側平坦部に形成される緑色発光領域の p 電極 1 4 6 とからなり、更にこれら p 電極 1 4 4、1 4 5、1 4 6 を共通に駆動するための共通電極 1 4 7 が形成されている。このような共通電極 1 4 7 を配設させることに

より、一旦、多色発光素子として形成した部分や素子自体を白色発光にすることができる。

【0092】

本実施形態の半導体発光素子においても、仮に基板からの貫通転位がある場合であっても、その傾斜面143で貫通転位が曲げられることになり、結晶欠陥を抑制することができる。また、このファセット構造はGa_{0.9}N_{0.1}層によって埋めこまれることがないために、工程数が増大することもなく比較的短時間での製造が可能である。また、ファセット構造の結晶面ごと異なる活性層の組成や厚みの違いを利用して、白色の発光ができ、照明装置やその他の発光装置として利用可能である。

【0093】

[第9の実施形態]

本実施形態は、白色発光が可能な半導体発光素子の例であり、図14に示すように、3つの独立した電極が形成されたところを共通化したものである。

【0094】

本実施形態の半導体発光素子は、C⁺面を基板主面とするサファイヤ基板140上にシリコンドープのGa_{0.9}N_{0.1}層141が積層され、そのGa_{0.9}N_{0.1}層141の表面に形成された段差を利用してC⁺面に対して傾斜した傾斜面143を有するファセット構造が形成される。なお、この製造工程は、前述の第2の実施形態と工程と同様である。続いて、この傾斜面143及びC面に平行な面に延在される構造のSi⁺ドープのGa_{0.9}N_{0.1}層、InGa_{0.5}N_{0.5}層、MgドープのGa_{0.9}N_{0.1}層142を形成する。2つのGa_{0.9}N_{0.1}層で挟まれたInGa_{0.5}N_{0.5}層が活性層として光を発生させる。

【0095】

本実施形態の半導体発光素子においては、n電極148は開口部を介してSi⁺ドープのGa_{0.9}N_{0.1}層141に接続されているが、p電極は、前述の第7の実施形態と同様に、傾斜面143によって形成された略V字状の谷部に位置する赤色発光領域のp電極144と、略V字状の谷部の間の上側平坦部に形成される青色発光領域のp電極145と、傾斜面143上に形成される緑色発光領域のp電極146aとからなり、更にこれらp電極144、145、146を共通に駆動するた

めの共通電極 1 4 7 が形成されている。このような共通電極 1 4 7 を配設させることにより、一旦、多色発光素子として形成した部分や素子自体を白色発光にすることができる。

【 0 0 9 6 】

本実施形態の半導体発光素子においても、仮に基板からの貫通転位がある場合であっても、その傾斜面 1 4 3 で貫通転位が曲げられることになり、結晶欠陥を抑制することができる。また、このファセット構造は G a N 層によって埋めこまれることがないために、工程数が増大することもなく比較的短時間での製造が可能である。また、ファセット構造の結晶面ごとで異なる活性層の組成や厚みの違いを利用して、白色の発光ができ、照明装置やその他の発光装置として利用可能である。

【 0 0 9 7 】

[第 1 0 の実施形態]

本実施形態は、図 1 5 に示す構造を有する。その主な構成は、C + 面を基板主面とするサファイヤ基板 1 5 0 上に、シリコンドープの G a N 層 1 5 1 が積層され、その G a N 層 1 5 1 の表面に形成された段差 1 5 4 を利用して C + 面に対して傾斜した傾斜面を有するファセット構造が形成される。続いて、この傾斜面に平行な面に延在される構造の S i ドープの G a N 層、I n G a N 層 1 5 9、M g ドープの G a N 層 1 5 8 を形成し、2つの G a N 層で挟まれた I n G a N 層 1 5 9 が活性層として光を発生させる。n 電極 1 6 1 は S i ドープの G a N 層 1 5 1 に接続され、p 電極 1 6 2 が M g ドープの G a N 層 1 5 8 上に形成され、これら p 電極 1 6 2 と n 電極 1 6 1 の間にある活性層に電流を供給して、素子を発光させる。

【 0 0 9 8 】

p 電極 1 6 2 と n 電極 1 6 1 には電流量調整回路 1 7 0 が接続されており、この電流量調整回路 1 7 0 が半導体発光素子の発光波長を所望の波長にするための電流量を調整する。すなわち、電流量調整回路 1 7 0 は、一例として、短いパルス幅で高いピーク値の周期を持った波形 (a) の信号と、比較的長いパルス幅でピーク値も高くない波形 (b) の信号とを出力することができる。電流量調整回路

170からp電極162及びn電極161に信号を供給する場合に、波形(a)の信号で短波長の発光をさせることができ、波形(b)の信号で長波長の発光をさせることができる。このように発光素子に供給する電流量や信号波形などを制御することで発光波長を所望のものとするすることができる。

【0099】

【発明の効果】

上述のように、本発明の半導体発光素子及び半導体発光素子の製造方法によれば、傾斜面を伴うファセット構造が形成されているため、基板からの貫通転位がある場合でも、その傾斜面で貫通転位が曲げられることになり、結晶欠陥を抑制することができる。また、本発明の半導体発光素子及び半導体発光素子の製造方法によれば、傾斜面を伴うファセット構造がGaN層などによって埋めこまれることがないため、工程数が増大することもなく比較的短時間での製造が可能である。

【0100】

また、クラッド層及び活性層は基板主面に対して傾斜した傾斜面を利用して形成されるため、傾斜面における増大したボンド数を利用し、良質な結晶部分を発光領域とすることができる。

【0101】

さらに、本発明の多色化された半導体発光素子及びその製造方法によれば、ファセット構造の結晶面ごとで異なる活性層の組成や厚みの違いを利用して、異なる波長の発光領域、例えば赤色、青色、緑色の3色を同一素子に形成することができる。さらに、各電極例えばp電極は段差の上側と下側などと空間的に分かれて配置されるために、たとえ微小な領域であっても短絡などの問題を解決しながら配設することが可能となる。

【図面の簡単な説明】

【図1】

本発明の第1実施形態の半導体発光素子の製造工程を示す図であって、(a)はSiドープのGaN層の形成工程についての工程断面図であり、(b)はマスク層の形成工程についての工程断面図であり、(c)は段差の形成工程について

の工程断面図であり、(d)は傾斜面を有するファセット構造の形成工程についての工程断面図である。

【図2】

本発明の第1実施形態の半導体発光素子の製造工程を示す図であって、(e)はMgドープのGaN層の形成工程についての工程断面図であり、(f)はn電極の形成工程についての工程断面図であり、(g)はp電極の形成工程についての工程断面図である。

【図3】

本発明の第2実施形態の半導体発光素子の製造工程を示す図であって、(a)はSiドープのGaN層の形成工程についての工程断面図であり、(b)はマスク層の形成工程についての工程断面図であり、(c)は段差の形成工程についての工程断面図であり、(d)は傾斜面を有するファセット構造の形成工程についての工程断面図である。

【図4】

本発明の第2実施形態の半導体発光素子の製造工程を示す図であって、(e)はMgドープのGaN層の形成工程についての工程断面図であり、(f)はn電極の形成工程についての工程断面図であり、(g)はp電極の形成工程についての工程断面図である。

【図5】

本発明の第3実施形態の半導体発光素子の製造工程の一部を示す図であって、ハニカム型の逆六角形状に展開されるファセット構造を示す一部断面斜視図である。

【図6】

本発明の第3実施形態の半導体発光素子における段差形状およびファセット形状を示す図であって、段差の平面形状(a)とファセットの断面形状(b)をそれぞれ示す。

【図7】

本発明の第4実施形態の半導体発光素子の製造工程を示す図であって、(a)は酸化シリコン層の形成工程についての工程断面図であり、(b)はレジスト層

の開口工程についての工程断面図であり、（c）は酸化シリコン層の窓空け工程についての工程断面図である。

【図 8】

本発明の第 4 実施形態の半導体発光素子の製造工程を示す図であって、（d）は電極のリフトオフ工程についての工程断面図であり、（e）はレジスト層の除去工程についての工程断面図であり、（f）は n 電極の形成工程についての工程断面図である。

【図 9】

本発明の第 5 実施形態の半導体発光素子の製造工程を示す図であって、（a）は酸化シリコン層の形成工程についての工程断面図であり、（b）はレジスト層の開口工程についての工程断面図であり、（c）は電極のリフトオフ工程についての工程断面図であり、（d）は n 電極の形成工程についての工程断面図である。

【図 1 0】

本発明の第 6 実施形態の半導体発光素子を示す断面斜視図である。

【図 1 1】

本発明の第 7 実施形態の半導体発光素子を示す断面斜視図である。

【図 1 2】

本発明の第 7 実施形態の半導体発光素子の光照射状態の一例を示す断面斜視図である。

【図 1 3】

本発明の第 8 実施形態の半導体発光素子を示す断面斜視図である。

【図 1 4】

本発明の第 9 実施形態の半導体発光素子を示す断面斜視図である。

【図 1 5】

本発明の第 1 0 実施形態の電流量調整回路に接続される半導体発光素子を示す断面図である。

【符号の説明】

1 0、3 0、5 0、7 0、9 0、1 1 0、1 2 0 サファイヤ基板

11、31、54、71、91、111、121 シリコンドープのGa₂N層

16、35、53 傾斜面

18、39、56、73、93 マグネシウムドープのGa₂N層

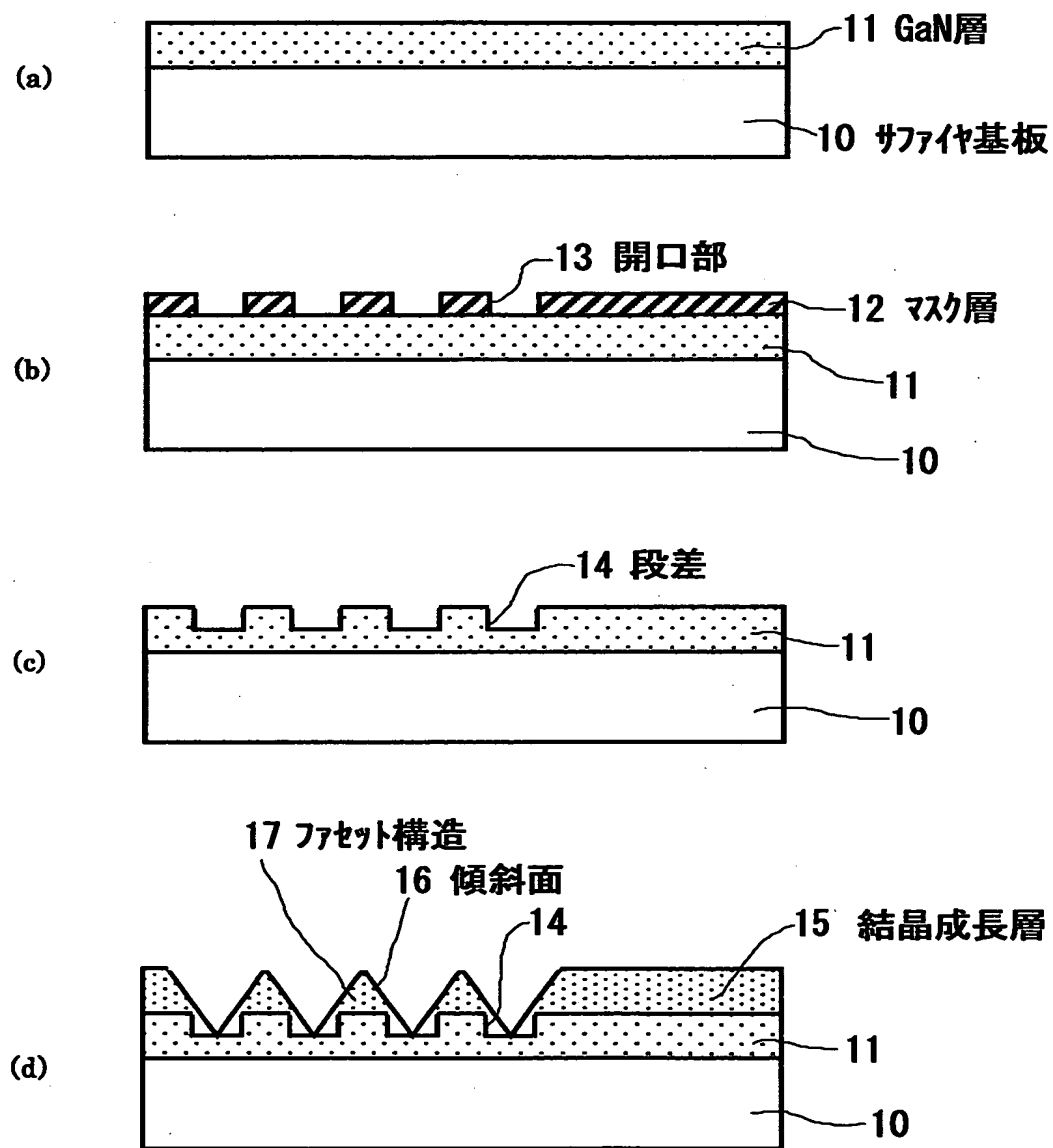
21、41、83、99、116、126、148 n電極

22、43、81、98、113、114、123、124、127、144、

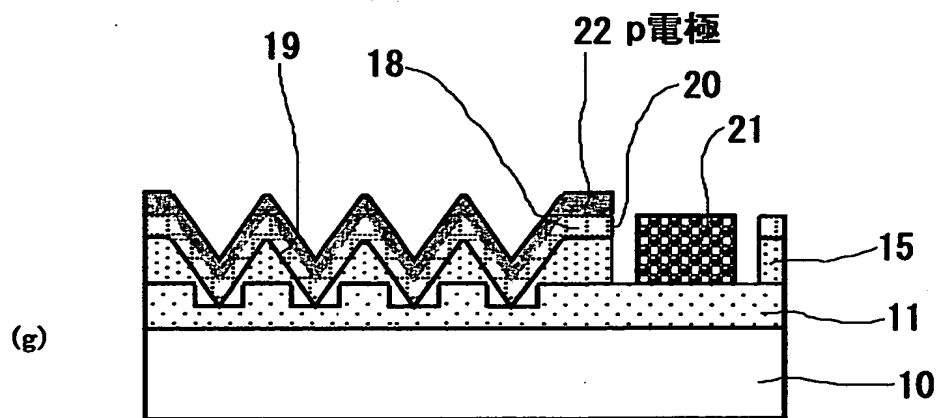
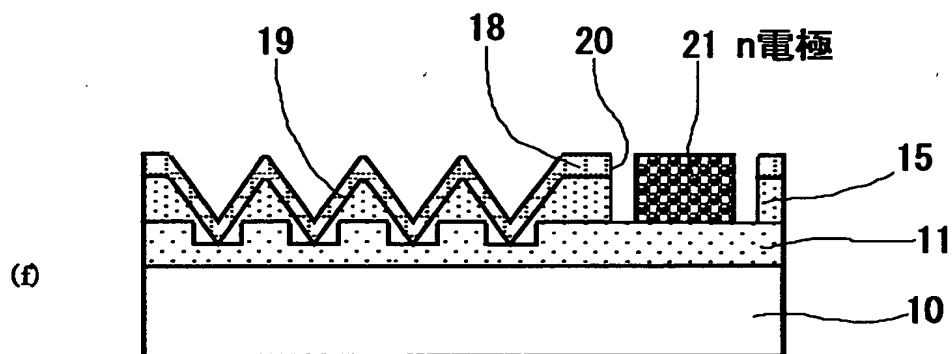
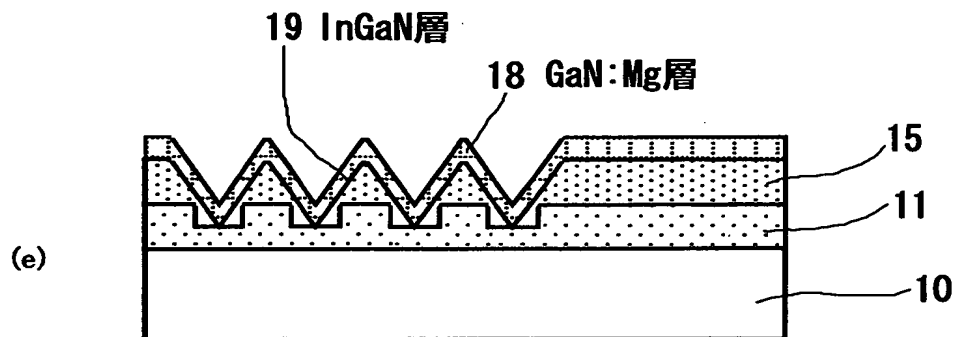
145、146 p電極

【書類名】 図面

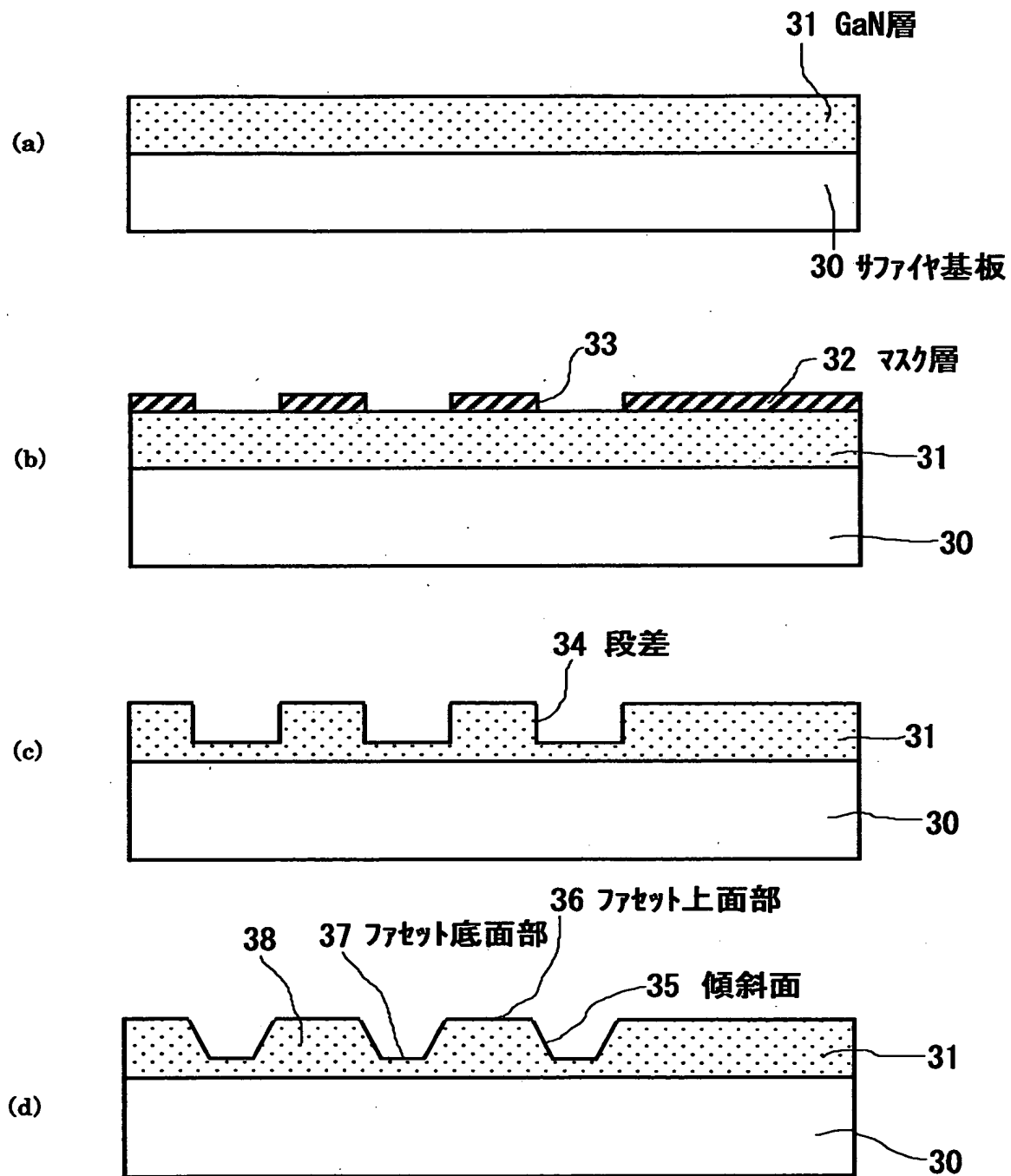
【図1】



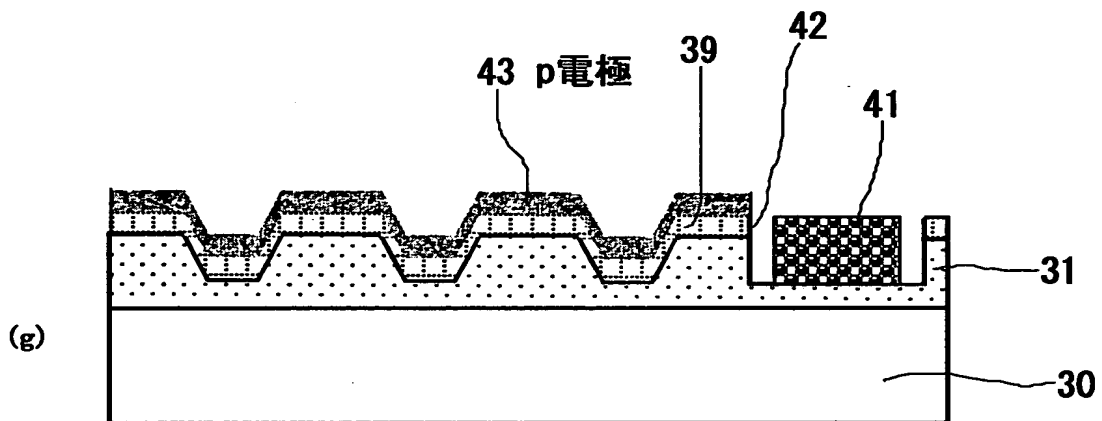
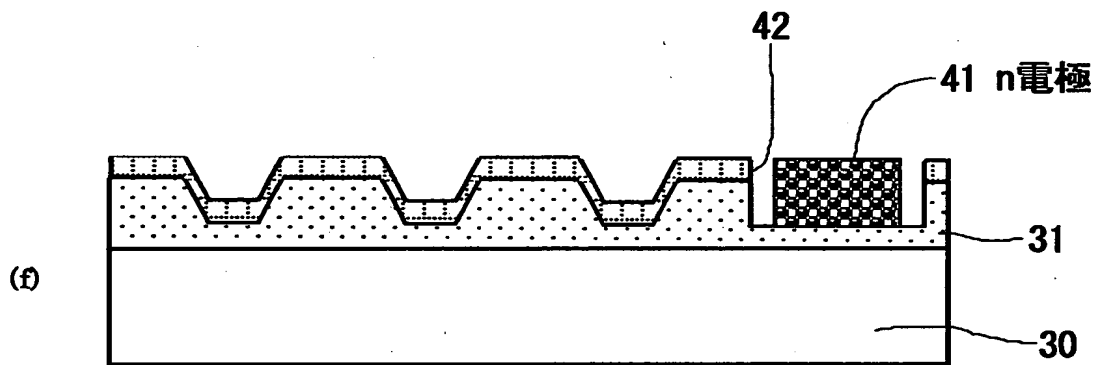
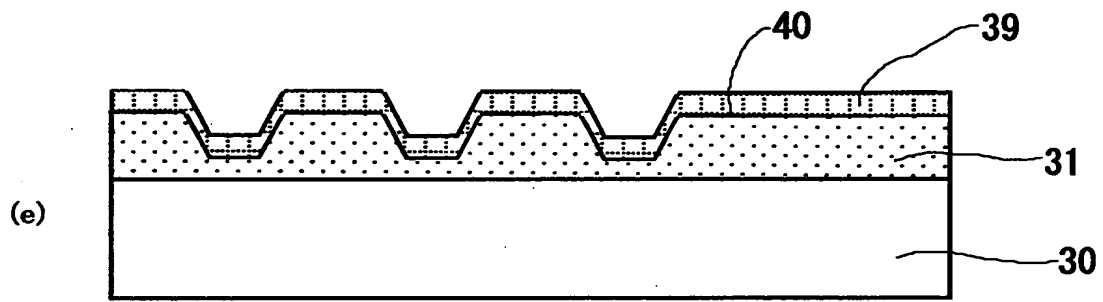
【図 2】



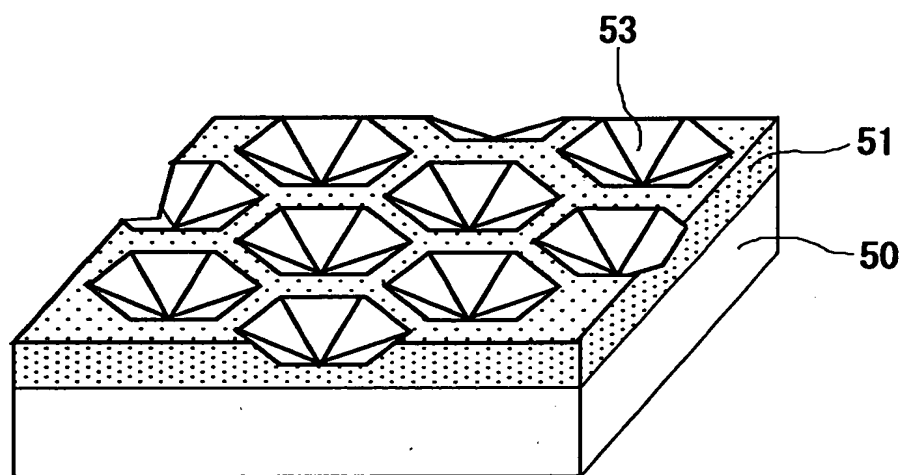
【図 3】



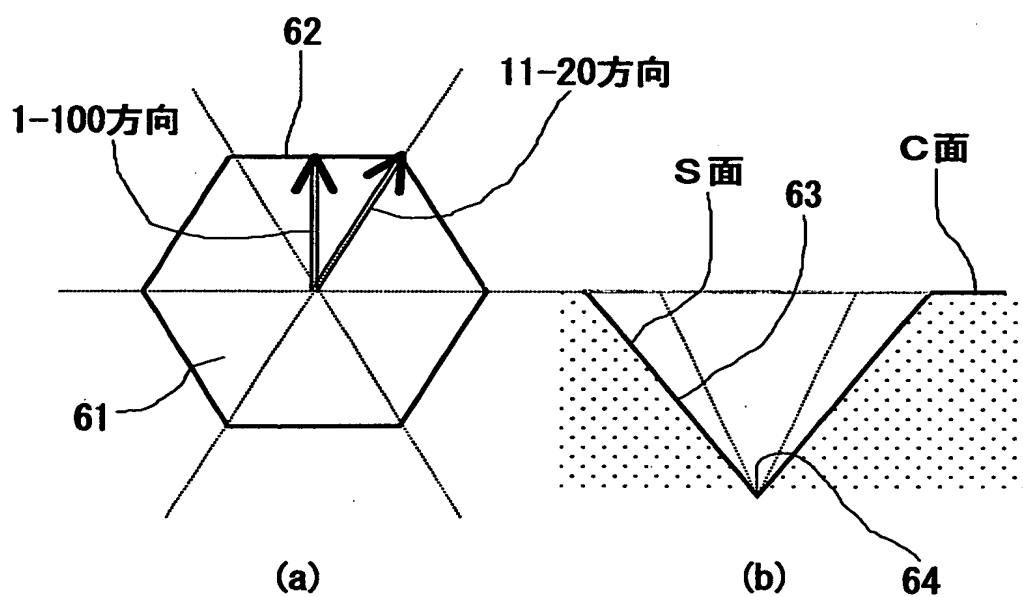
【図 4】



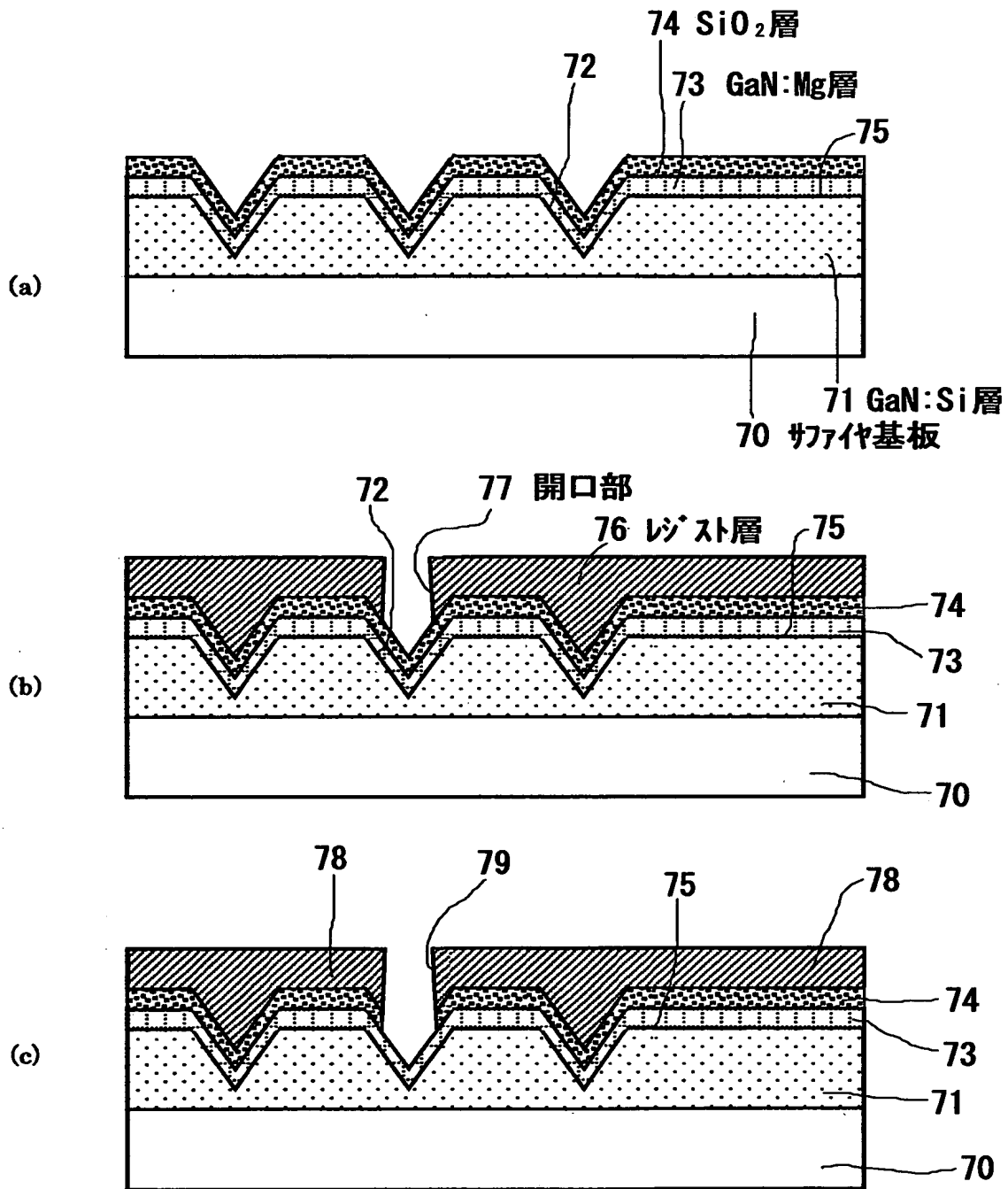
【図 5】



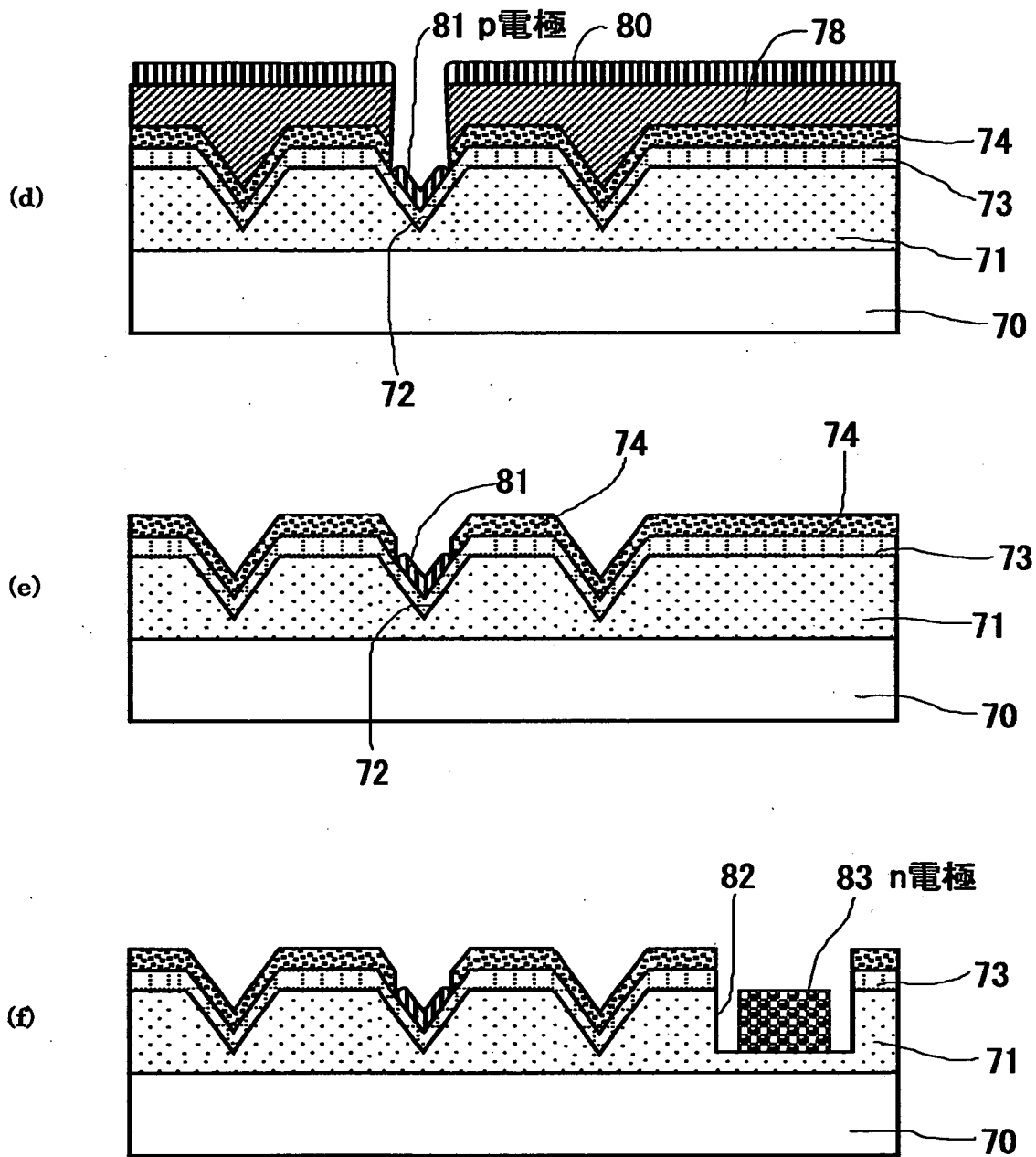
【図 6】



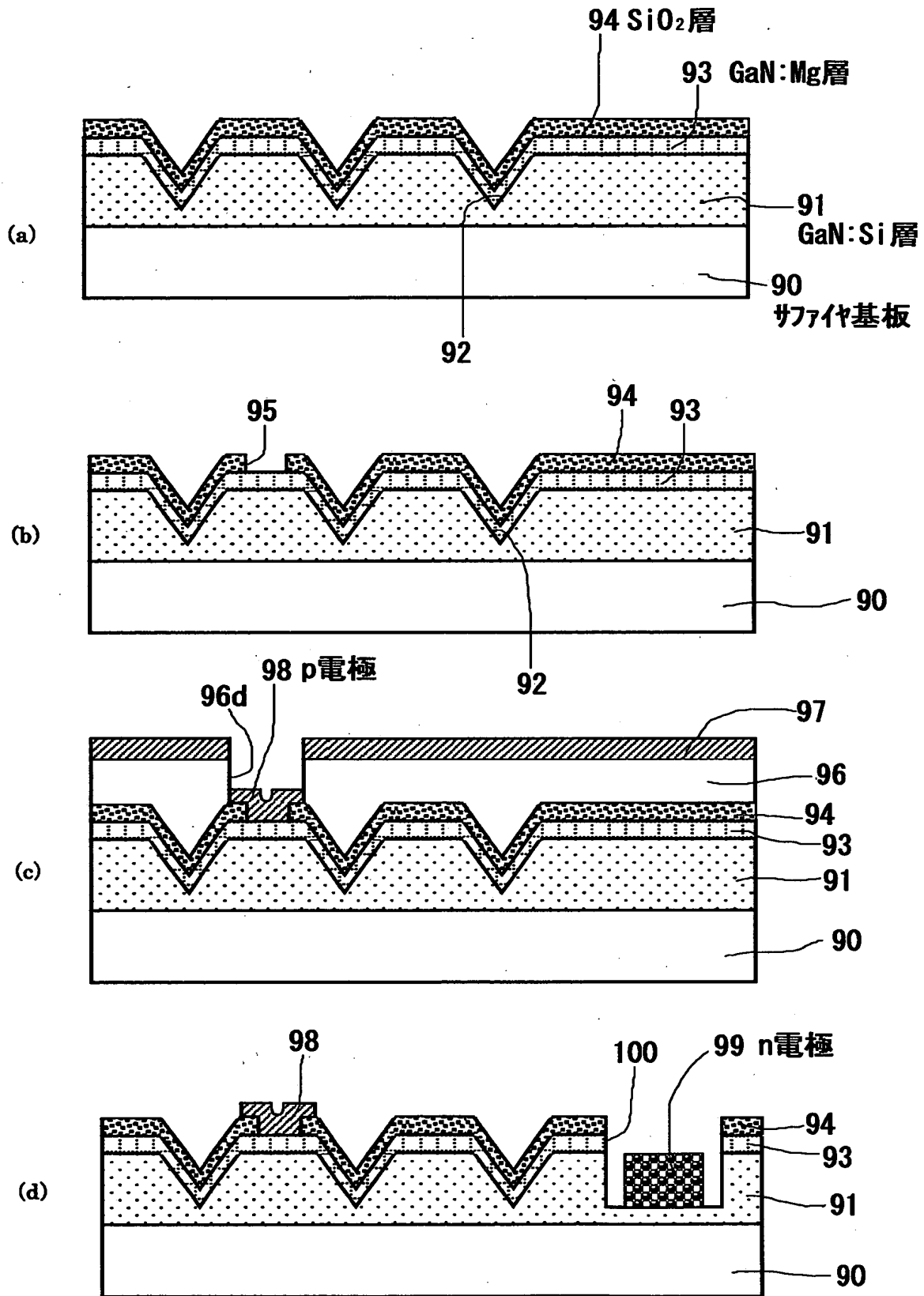
【図 7】



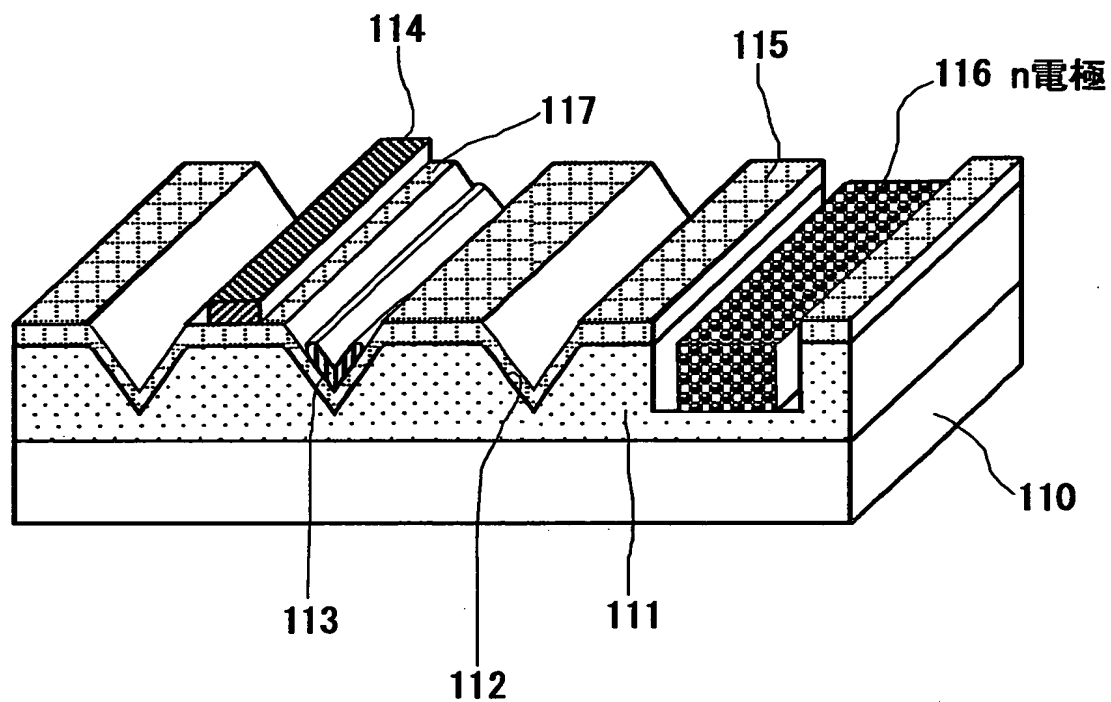
【図 8】



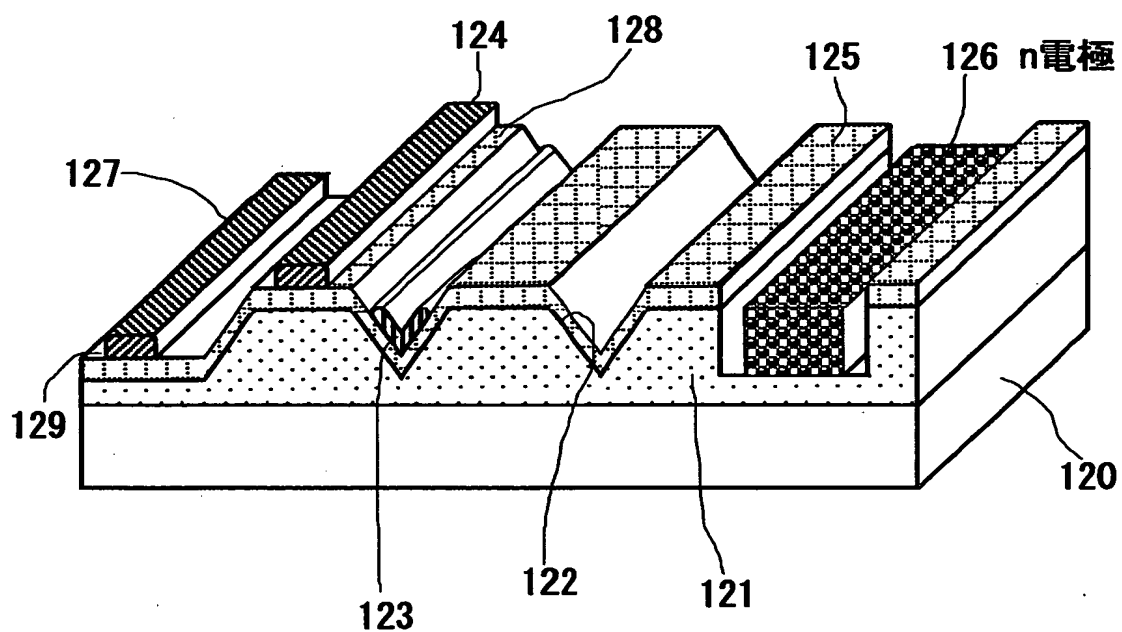
【図 9】



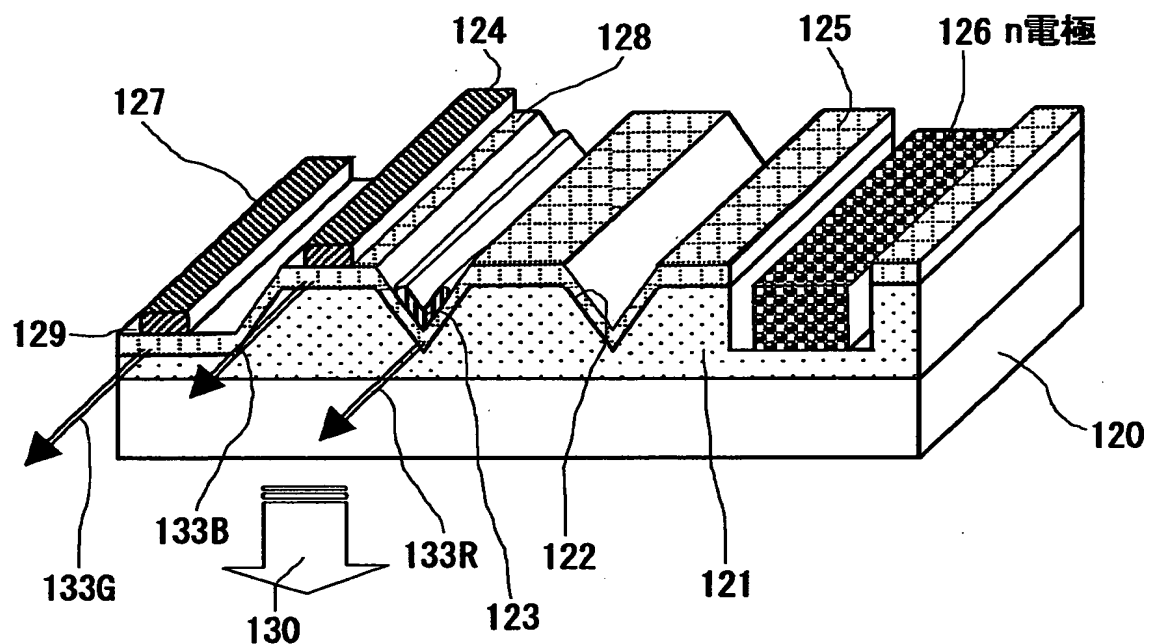
【図10】



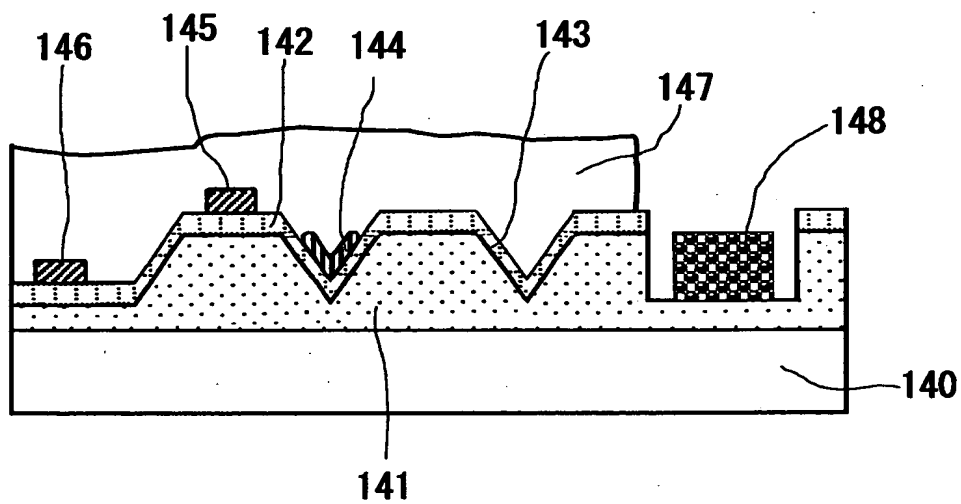
【図11】



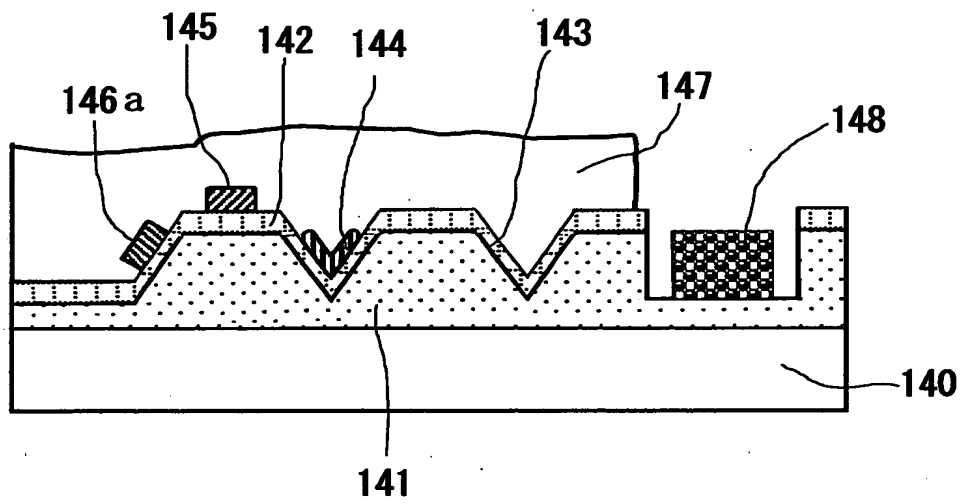
【図 1 2】



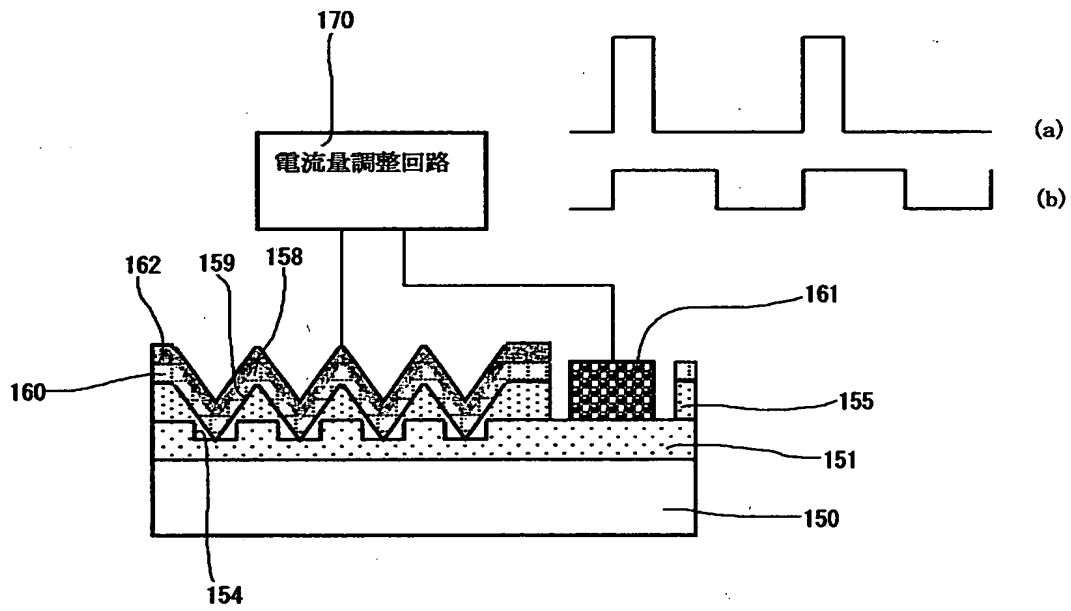
【図 1 3】



【図 1 4】



【図 1 5】



【書類名】 要約書

【要約】

【課題】 工程数も増加させずに貫通転位などの結晶欠陥を低減できる半導体発光素子とその製造方法を提供する。

【解決手段】 基板 1 0 の主面上にウルツ鉱型の化合物半導体層 1 1 をその表面に段差 1 4 を有するように形成し、段差 1 4 を含んだ化合物半導体層 1 1 の表面に結晶成長によって基板 1 0 の主面に対して傾斜した傾斜面 1 6 を有するファセット構造を有する結晶成長層 1 5 を形成してから、傾斜面 1 6 に平行に延在される領域に第 1 導電型クラッド層、活性層、および第 2 導電型クラッド層を形成する。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000002185]

1. 変更年月日 1990年 8月30日

[変更理由] 新規登録

住 所 東京都品川区北品川6丁目7番35号

氏 名 ソニー株式会社